

ΚΥΚΛΩΜΑΤΑ VLSI

Πανεπιστήμιο Ιωαννίνων



Τμήμα Μηχανικών Η/Υ και Πληροφορικής



Κεφάλαιο 2^ο

Γ. Τσατούχας



ΚΥΚΛΩΜΑΤΑ VLSI

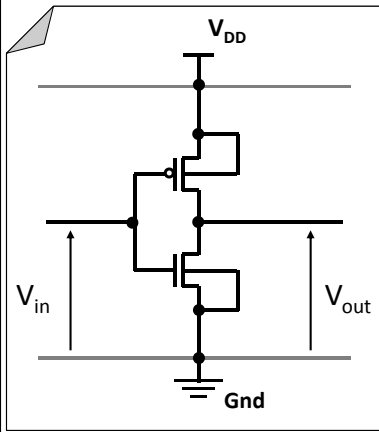
Διάρθρωση



VLSI Systems
and Computer Architecture Lab

1. I-V χαρακτηριστική αναστροφέα
2. Στατική χαρακτηριστική μεταφοράς
3. Κατώφλι μετάβασης
4. Περιθώρια θορύβου
5. Φαινόμενο latch-up

Περιοχές Λειτουργίας MOS

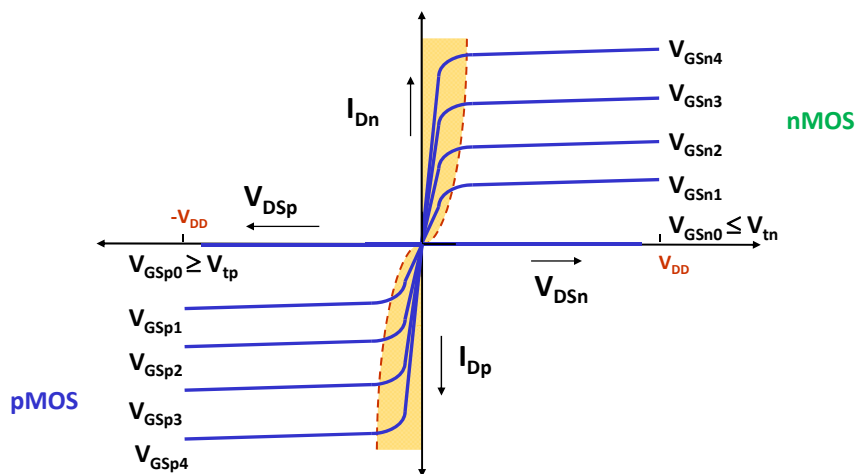


CMOS Αναστροφέας

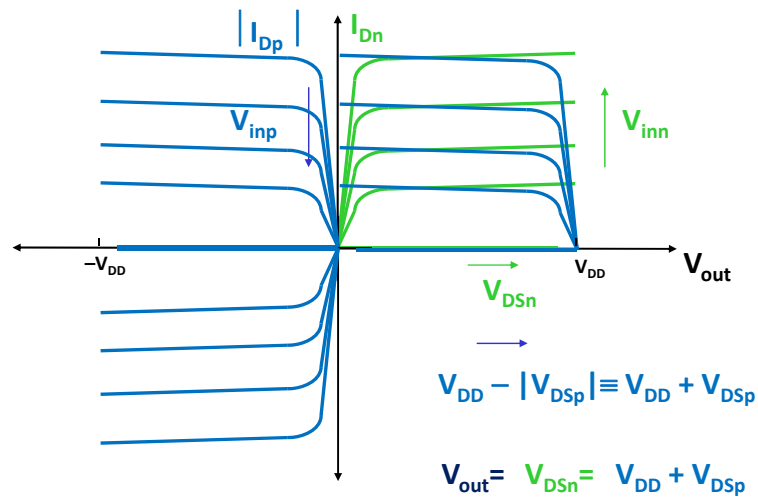
	Αποκοπή	Γραμμική	Κόρος
pMOS	$V_{GSp} > V_{tp}$ $V_{in} > V_{tp} + V_{DD}$	$V_{GSp} < V_{tp}$ $V_{in} < V_{tp} + V_{DD}$ $V_{DSp} > V_{GS} - V_{tp}$ $V_{in} - V_{out} < V_{tp}$	$V_{GSp} < V_{tp}$ $V_{in} < V_{tp} + V_{DD}$ $V_{DSp} < V_{GS} - V_{tp}$ $V_{in} - V_{out} > V_{tp}$
nMOS	$V_{GSn} < V_{tn}$ $V_{in} < V_{tn}$	$V_{GSn} > V_{tn}$ $V_{in} > V_{tn}$ $V_{DSn} < V_{GS} - V_{tn}$ $V_{in} - V_{out} > V_{tn}$	$V_{GSn} > V_{tn}$ $V_{in} > V_{tn}$ $V_{DSn} > V_{GS} - V_{tn}$ $V_{in} - V_{out} < V_{tn}$



Χαρακτηριστική CMOS Αναστροφέα (I)



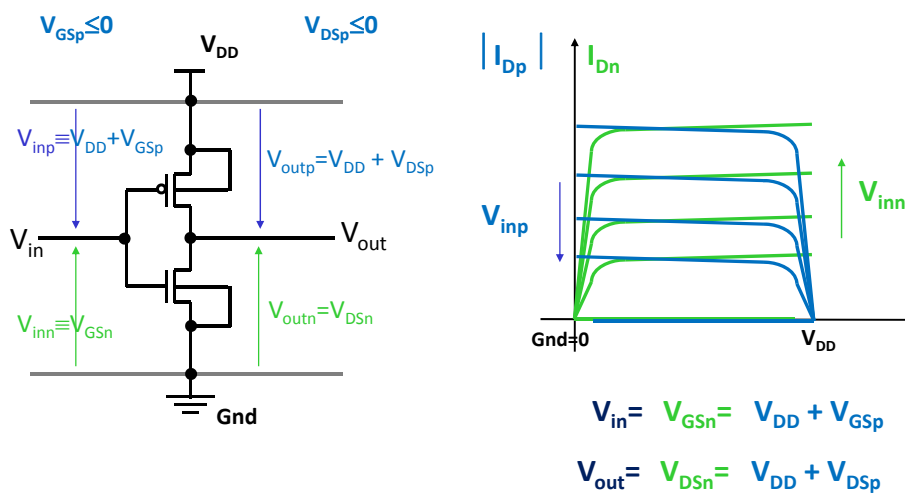
Χαρακτηριστική CMOS Αναστροφεία (II)



Ο CMOS Αναστροφείας

5

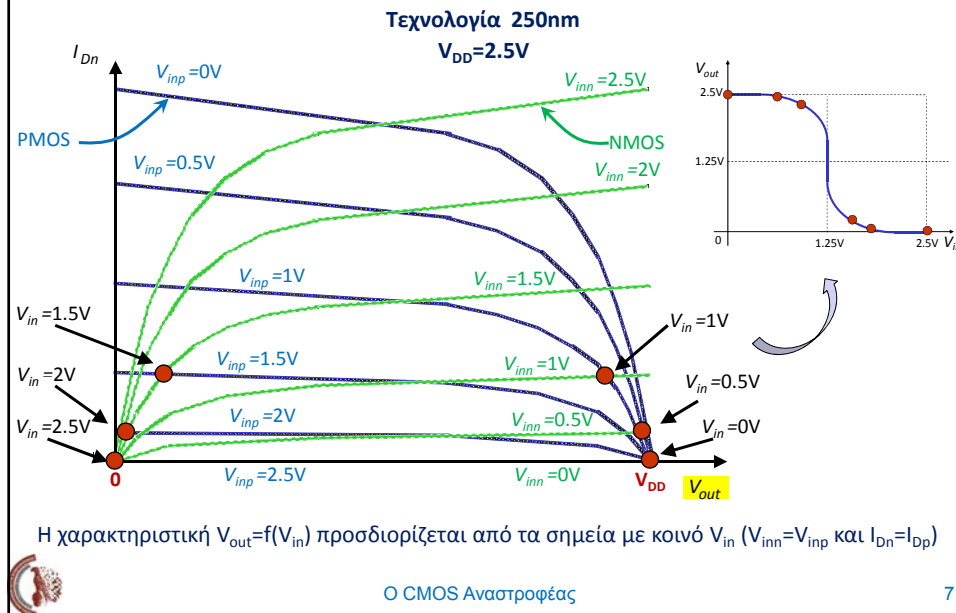
Χαρακτηριστική CMOS Αναστροφεία (III)



Ο CMOS Αναστροφείας

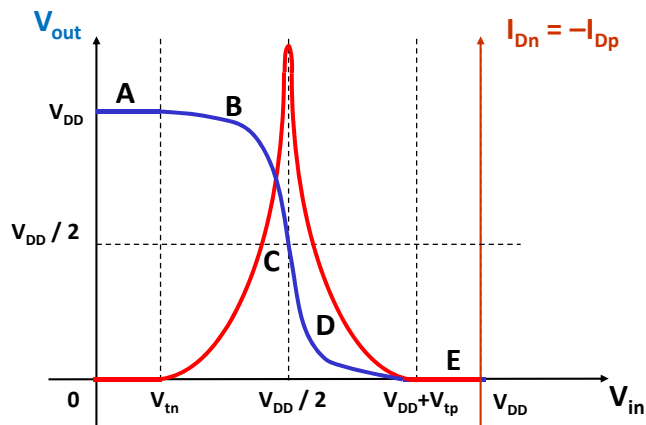
6

Χαρακτηριστική CMOS Αναστροφεία (IV)

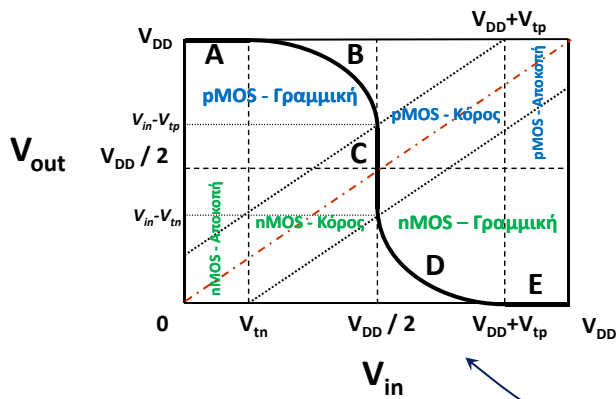


Στατική (DC) Χαρακτηριστική Μεταφοράς (I)

Χαρακτηριστική Εισόδου – Εξόδου [$V_{out}=f(V_{in})$]



Στατική (DC) Χαρακτηριστική Μεταφοράς (II)



Στην περιοχή C τα δύο τρανζίστορ είναι στον κόρο και συμπεριφέρονται σαν πηγές ρεύματος.

Υπάρχει μία τάση εισόδου για την οποία ισχύει $V_{in} = V_{out}$ και η τάση αυτή ονομάζεται κατώφλι μετάβασης (V_M) της λογικής πύλης.

Σε αυτή την τάση το σύστημα είναι σε ασταθή ισορροπία.

(Εδώ το κατώφλι μετάβασης είναι $V_{DD}/2$, θεωρώντας ότι ισχύει $k_p = k_n$).

$V_{tp} < 0$



Ο CMOS Αναστροφέας

9

Ανάλυση Χαρακτηριστικής Μεταφοράς

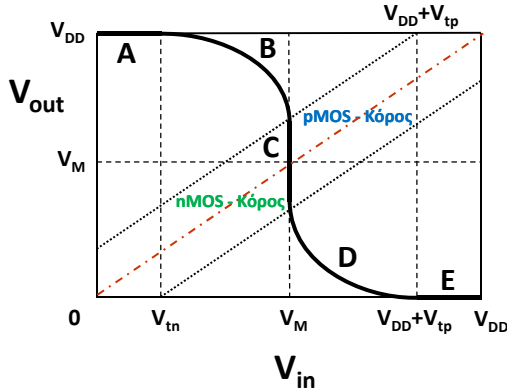
Περιοχή	Συνθήκη	pMOS	nMOS	Έξοδος
A	$0 \leq V_{in} \leq V_{tn}$	Γραμμική	Αποκοπή	$V_{out} = V_{DD}$
B	$V_{tn} \leq V_{in} < V_{DD}/2$	Γραμμική	Κόρος	$V_{out} = f(V_{in})$
C	$V_{in} = V_{DD}/2$	Κόρος	Κόρος	$V_{out} \neq f(V_{in})$
D	$V_{DD}/2 < V_{in} \leq V_{DD} - V_{tp}$	Κόρος	Γραμμική	$V_{out} = f(V_{in})$
E	$V_{DD} - V_{tp} \leq V_{in}$	Αποκοπή	Γραμμική	$V_{out} = Gnd$



Ο CMOS Αναστροφέας

10

Κατώφλι Μετάβασης



Στην περιοχή C τα δύο τρανζίστορ είναι στον κόρο. Εξισώνοντας τα ρεύματά τους για τάση $V_{in}=V_{out}=V_M$ παίρνουμε:

$$\frac{k_n}{2}(V_M - V_{tn})^2 = \frac{k_p}{2}(V_M - V_{DD} - V_{tp})^2$$

\Leftrightarrow

$$\frac{k_n}{k_p} = \frac{(V_M - V_{DD} - V_{tp})^2}{(V_M - V_{tn})^2}$$

$$k_{p/n} = \frac{\mu_{p/n} \cdot \epsilon \cdot W}{t_{ox} \cdot L}$$

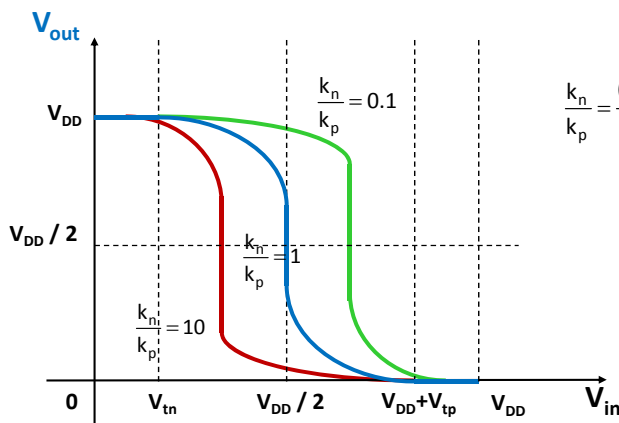
Αν ζητάμε κάποιο συγκεκριμένο κατώφλι μετάβασης V_M τότε ο απαιτούμενος λόγος των πλατών των τρανζίστορ (για ίδια L) θα δίδεται από:

$$\frac{W_n}{W_p} = \frac{\mu_p}{\mu_n} \frac{(V_M - V_{DD} - V_{tp})^2}{(V_M - V_{tn})^2}$$

$$L_n = L_p$$



k_n/k_p και Χαρακτηριστική Μεταφοράς



$$\frac{k_n}{k_p} = \frac{(V_M - V_{DD} - V_{tp})^2}{(V_M - V_{tn})^2} \bigg|_{V_M = \frac{V_{DD}}{2}} = 1$$

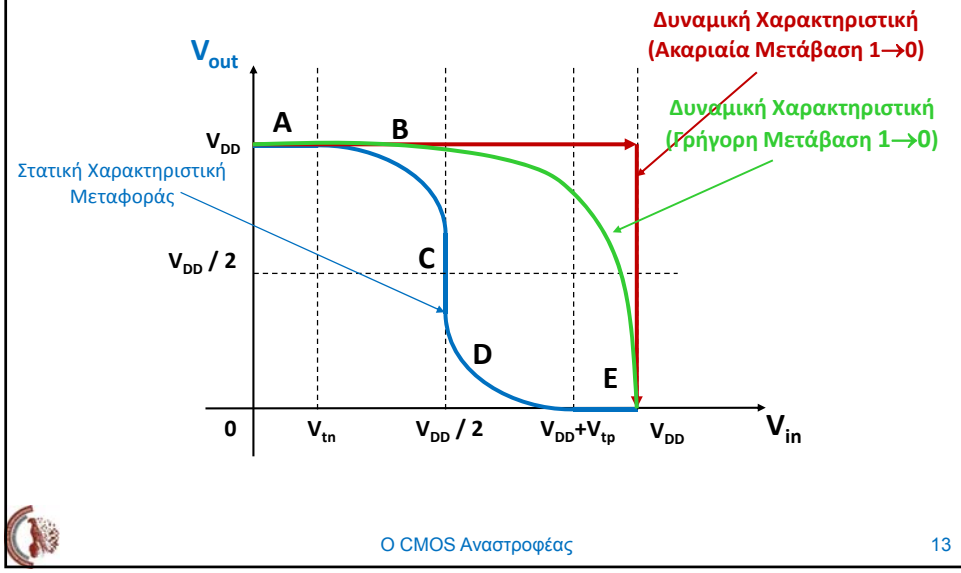
$$V_{tn} = |V_{tp}|$$

$$k_{p/n} = \frac{\mu_{p/n} \cdot \epsilon \cdot W}{t_{ox} \cdot L}$$

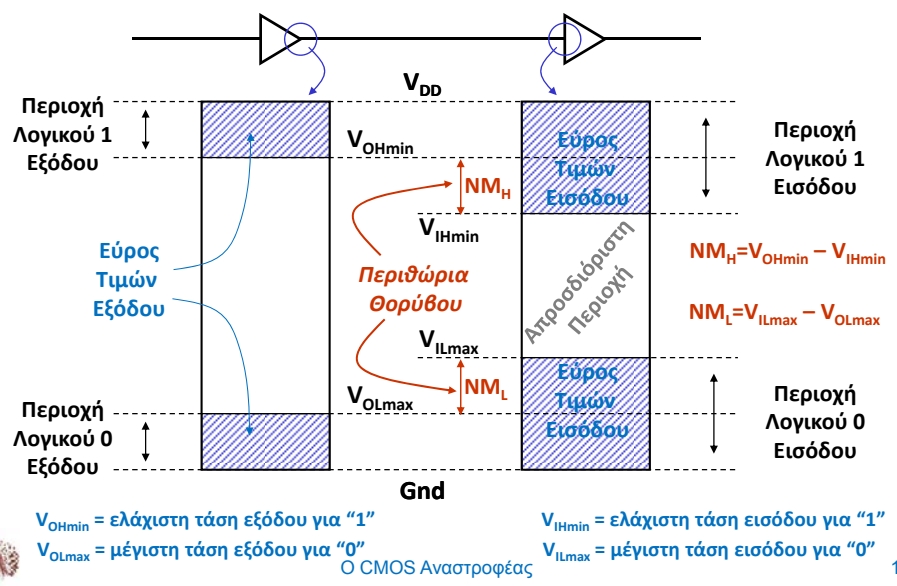
Με δεδομένο ότι $\mu_n > \mu_p$, θα πρέπει $W_p > W_n$ ώστε $k_p = k_n$ και $V_M = V_{DD}/2$!



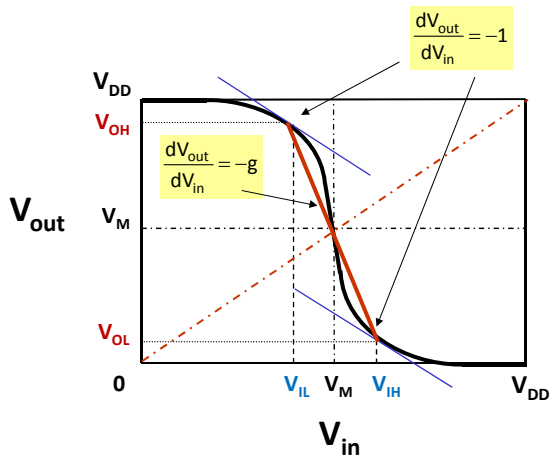
Δυναμική Χαρακτηριστική Μεταφοράς



Περιθώρια Θορύβου (I)



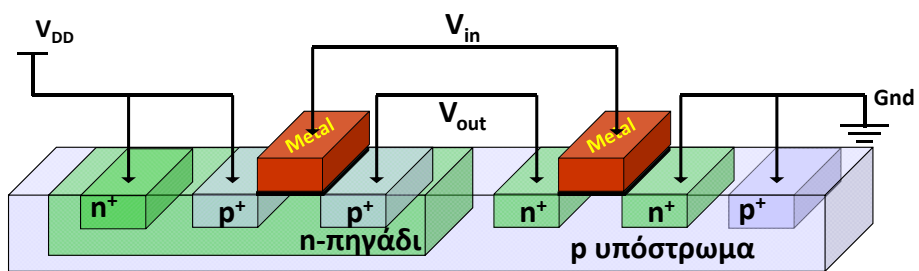
Περιθώρια Θορύβου (II)



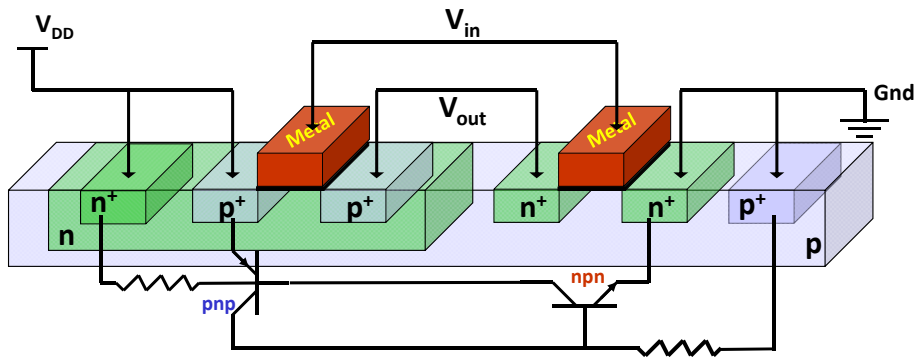
$$g = -\frac{(V_{OH} - V_{OL})}{V_{IH} - V_{IL}}$$



Υλοποίηση CMOS Αναστροφέα



Φαινόμενο Latch-Up



Ο CMOS Αναστροφέας

17