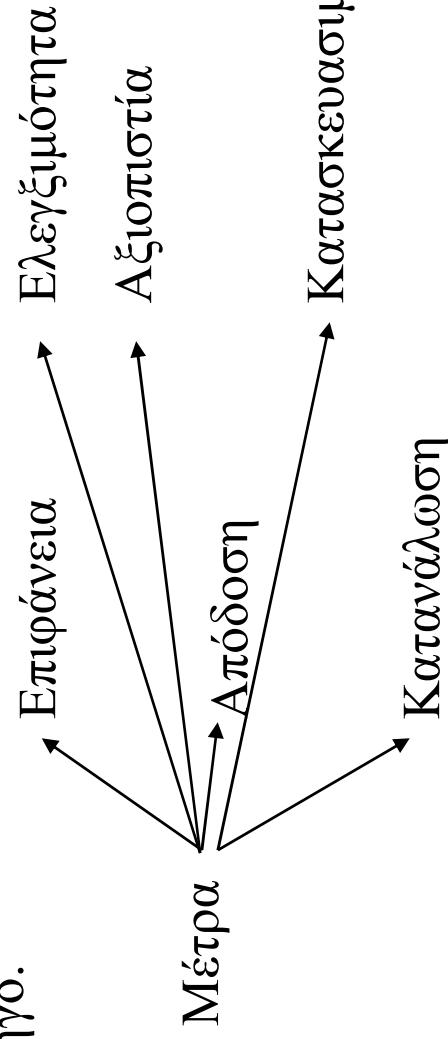




Αξιολόγηση Ποιότητας

Μέτρα Αξιολόγησης

- ✓ Τα μέτρα αξιολόγησης είναι απαραίτητα κατά την διαδικασία της σύνθεσης.
- ✓ Τα ακριβή μέτρα καθορίζουν την ποιότητα του τελικού κυκλώματος και εντοπίζουν προβλήματα.
- ✓ Τα καλά προσεγγιστικά μέτρα καθοδηγούν τα εργαλεία για επιλογή αποδοτικών σχεδιαστικών στυλ, αρχιτεκτονικών κλπ.
- ✓ Οι αποφάσεις που παίρνονται κατά την σύνθεση πρέπει να έχουν κάποιον οδηγό.



Μέτρα Αξιολόγησης

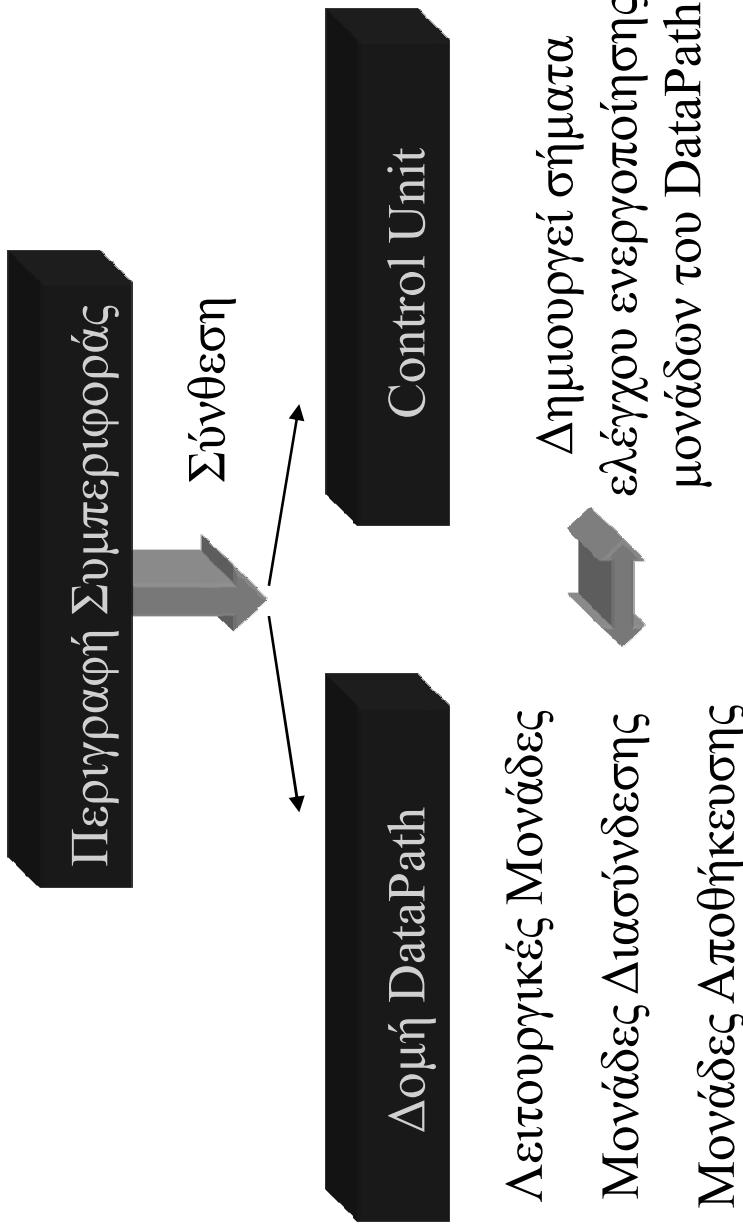
Παραδείγματα Αποφάσεων:

- Η μεγάλη καθυστέρηση ενός πολλαπλασιαστή μπορεί να οδηγήσει στην μεταποτή του σε διοική pipeline.
- Μία διοική pipeline έχει μεγαλύτερη κατανάλωση από μία απλή δομή.
- Η χρήση τριών διαύλων απαιτεί περισσότερη επιφάνεια από τους δύο δίωλους.
- Η εισαγωγή πλειονασμού δημιουργεί προβλήματα ελεγχώντας.

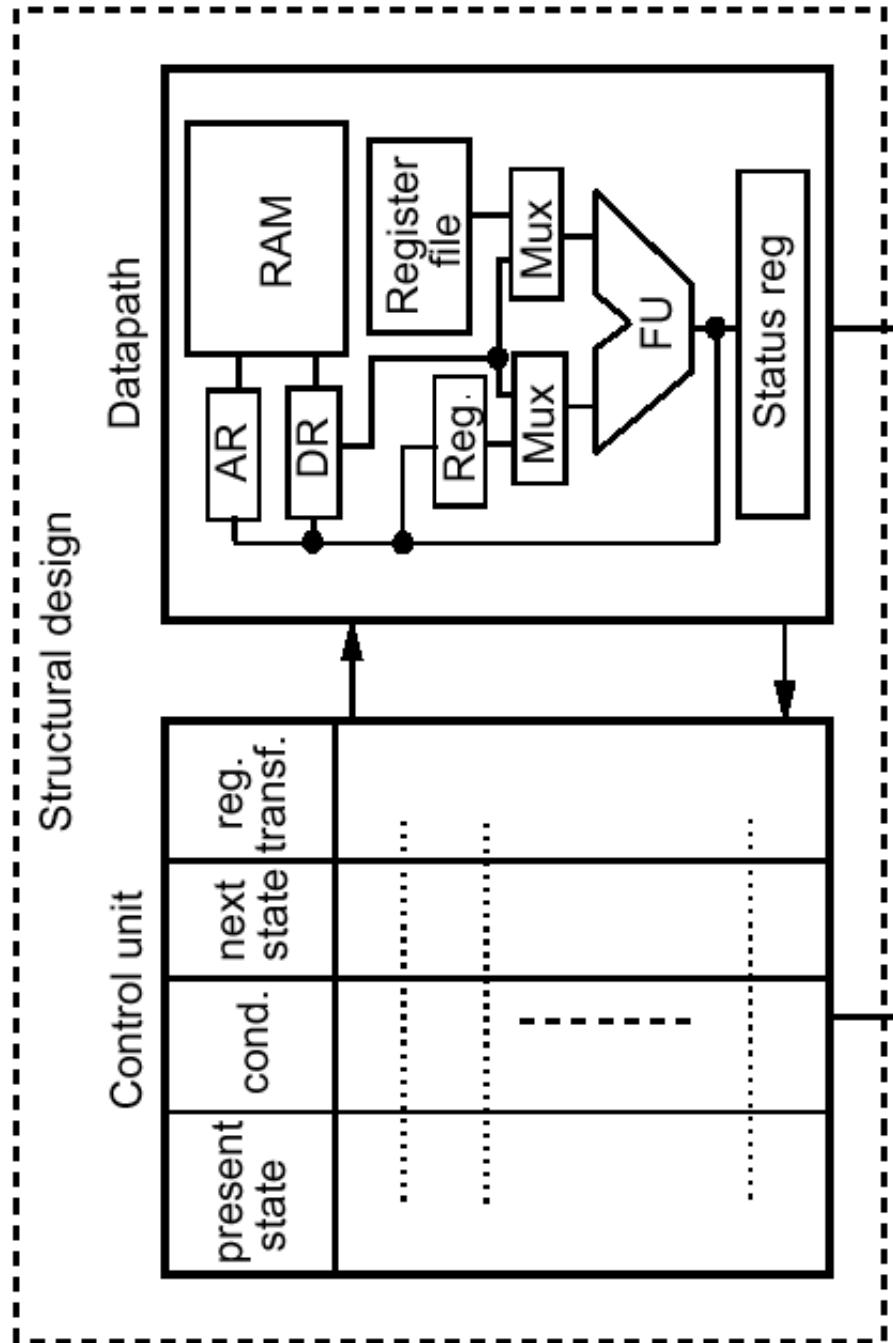


Όλες οι συγδιαστικές αποφάσεις βασίζονται σε αυτά τα μέτρα, οπότε πρέπει να είναι ακριβή.

Structural vs Physical



Αποτέλεσμα Σύνθεσης Structural



Μετατροπή Structural σε Physical

Για την κατασκευή του κυκλώματος δεν αρκεί η περιγραφή δομής.

Από το επίπεδο δομής έως το κατασκευαστικό επίπεδο (Physical) ακολουθούμε κάποια βήματα:

Technology Mapping

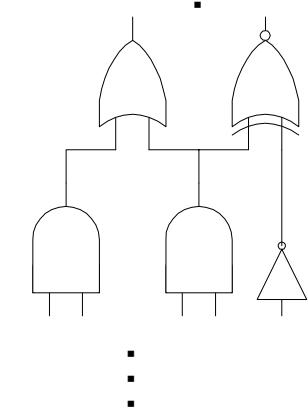
Partitioning

FloorPlanning

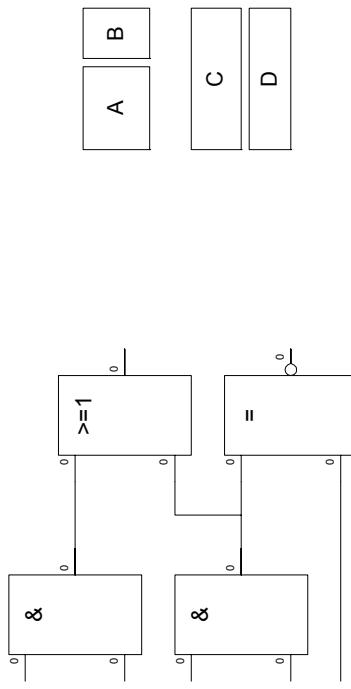
Placement

Routing

Μεταπροπή Structural σε Physical

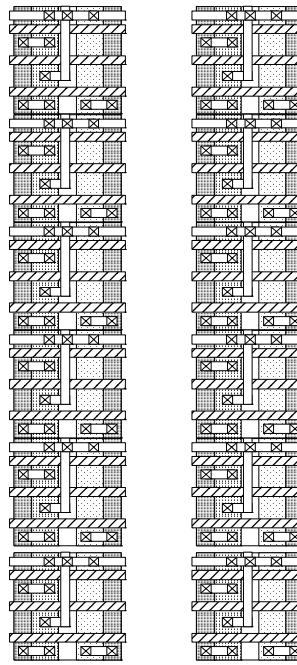


```
entity CC1 is
port (...);
end CC1;
begin
...
end RTL;
```



(1) HDL ή Σχηματική εισαγωγή κυκλώματος

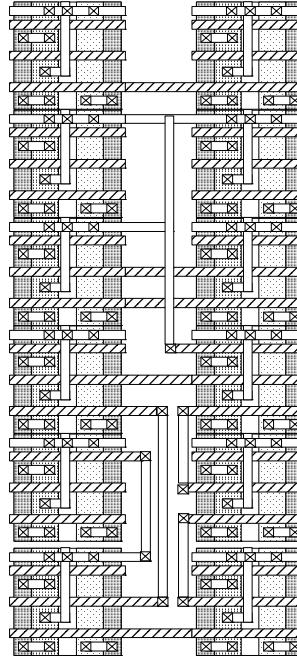
(2) Λογική Σύνθεση



(4) Χωροθέτηση

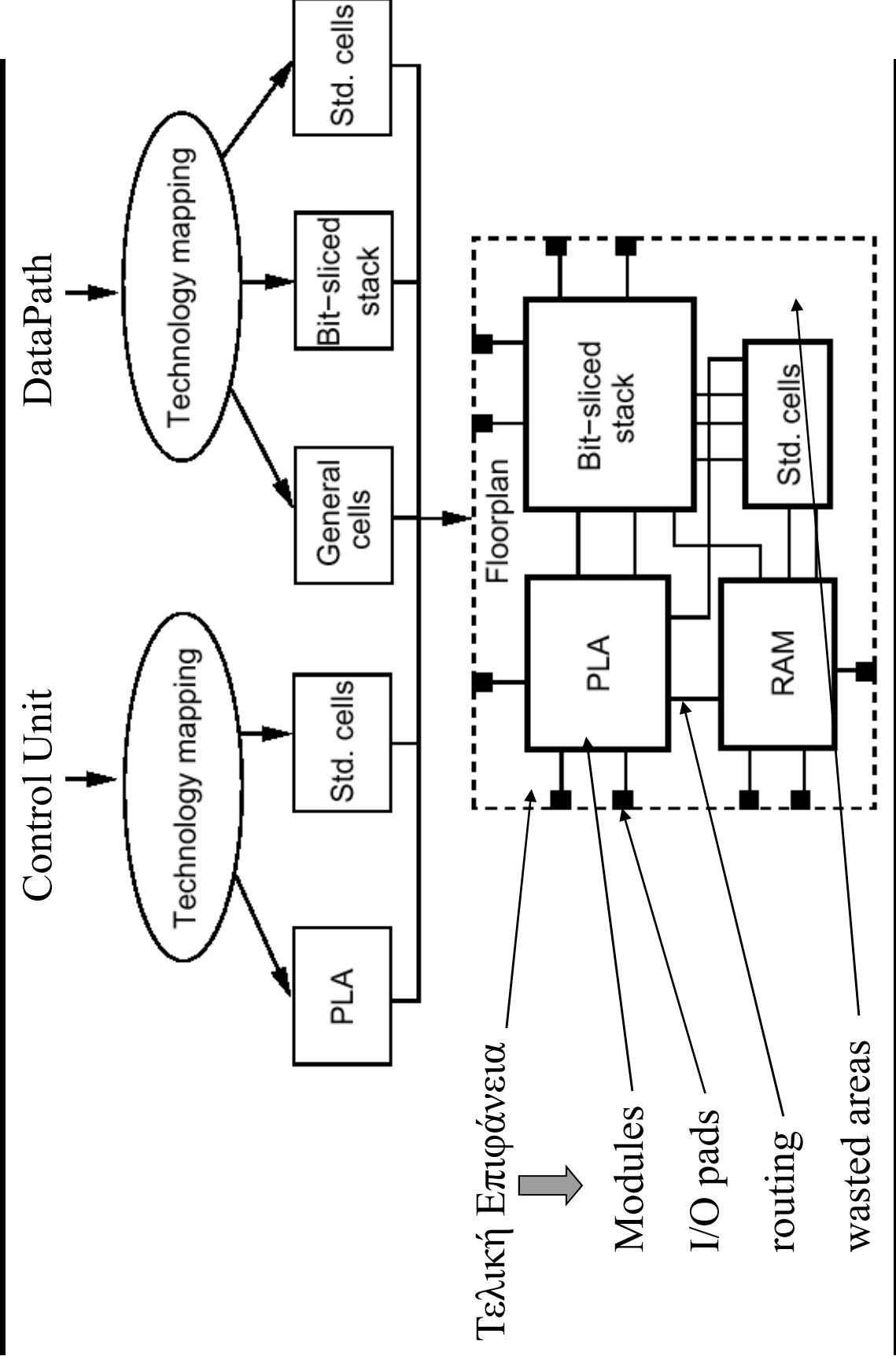
(5) Τοποθέτηση

(6) Διασύνδεση

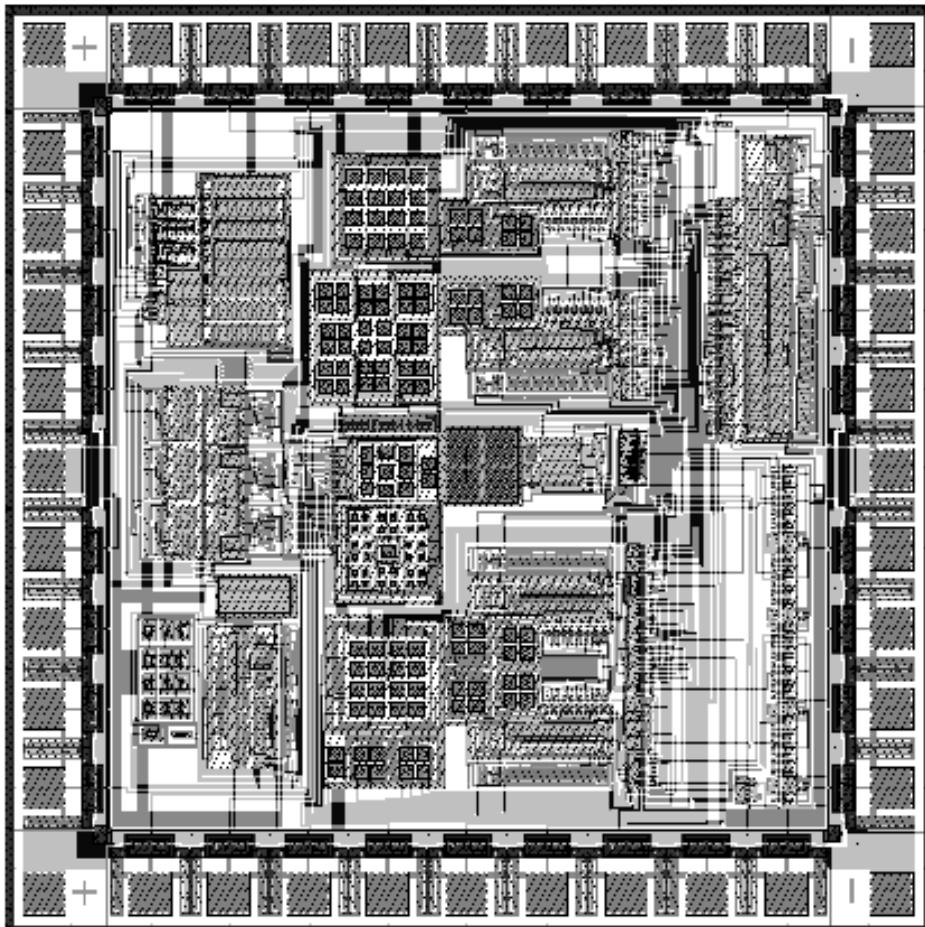


(3) Διαμέριση

Μετατροπή Structural σε Physical



Μεταπροπή Structural σε Physical



Χρ. Καβουσιανός

Αξιολόγηση Ποιότητας

Μέτρηση Επιφύλαξ

Επιφάνεια

Λειτουργικές Movάδες: ALUs, adders, multpliers.

Αποθηκευτικές Movάδες: registers, ROMs RAMs.

Μονάδες διασύνδεσης:
πολυπλέκτες, διάλυτοι, γραμμές.

Μέθοδοι

- ✓ Μέτρηση τελεστών AND-OR-NOT στις Boolean εκφράσεις
- ✓ Αθροιστική επιφύλαξια κυττάρων
- ✓ Αριθμός (transistors x μέσο μέγεθος transistors)
- ✓ Ανάλογη στον αριθμό και το μέγεθος μονάδων διασύνδεσης.
- ✓ Αριθμός και είσοδοι πολυπλεκτών χοησιμοποιούνται ως μέτρο.

Μέτρηση λογικών τελεστών

$$F = \underline{(abc + bc + bde)(de+a)}$$

- 3 τελεστές KAI-2 εισόδων
- 2 τελεστές KAI-3 εισόδων
- 3 τελεστές H-2 εισόδων

$$F = \underline{(bc \oplus de) \oplus (e \oplus a)}$$

- 2 τελεστές KAI-2 εισόδων
- 3 τελεστές ExOr-2 εισόδων



Η δεξιά έκφραση είναι πιο οικονομική από
την αριστερή

Αθροιστική Επιφύλανεια Κυττάρων

Κύτταρο KAI – 2 είσοδων, Κύτταρο H – 2 είσοδων = 1 μονάδα επιφάνειας

Κύτταρο KAI – 3 είσοδων = 1,5 μονάδες επιφάνειας

Κύτταρο ExOr – 2 είσοδων = 3 μονάδες επιφάνειας

$$F = \overline{(abc + bc + bde)(de+a)}$$



$$9 \text{ μονάδες}$$



H αριστερή έκφραση είναι πιο οικονομική από την δεξιά



Όσο πιο ακριβή είναι τα μέτρα μέτρησης τόσο πιο ακριβές είναι το αποτέλεσμα

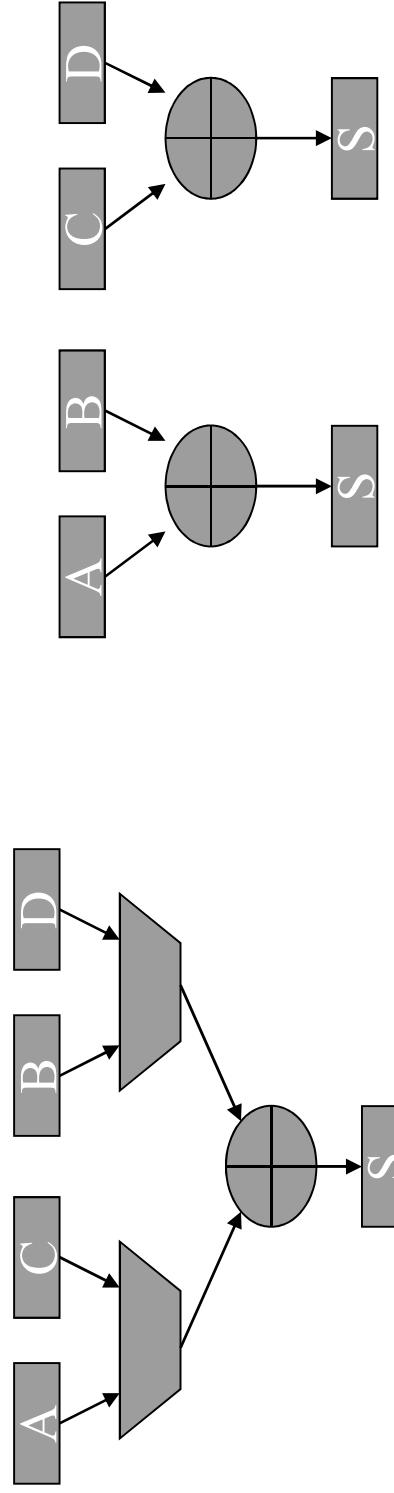
Μέτρηση Μονάδων Αισθήσεως

Μονάδες που χρησιμοποιούνται για διασύνδεση

- ✓ Δίαιση και γραμμές.
- ✓ Πολυπλέκτες.

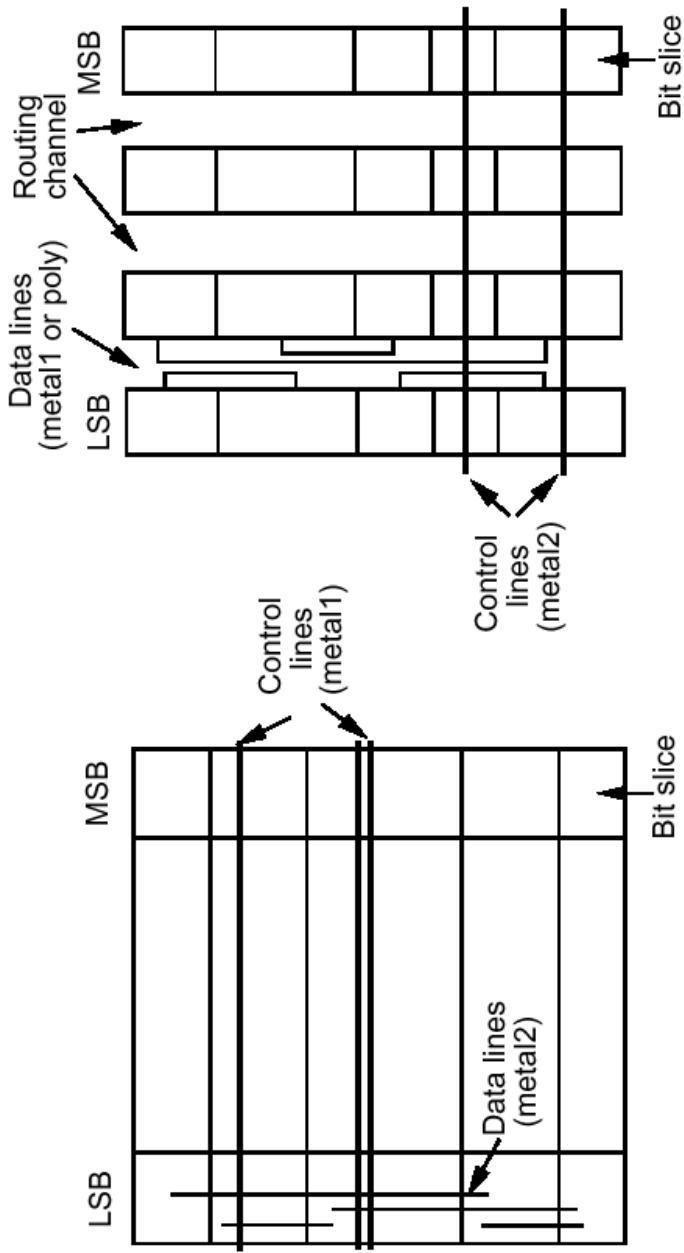
Παράδειγμα

Αν θέλουμε να εκτελέσουμε τις πράξεις $S_{<}=A+B$ και $S_{>}=C+D$ με έναν μόνο αθροιστή τότε η διασύνδεση θα γίνει με πολυπλέκτες, αλλιώς θα διαισήφαμε.



Μέτρηση Επιφάνειας DataPath

- ✓ Τα DataPaths αποτελούνται από κανονικά δομημένα RT-components.
- ✓ Τοποθετούνται σε δισδιάστατη δομή, με κάθε στήλη να είναι ένα bit slice και κάθε γραμμή να είναι μία μονάδα λειτουργική.



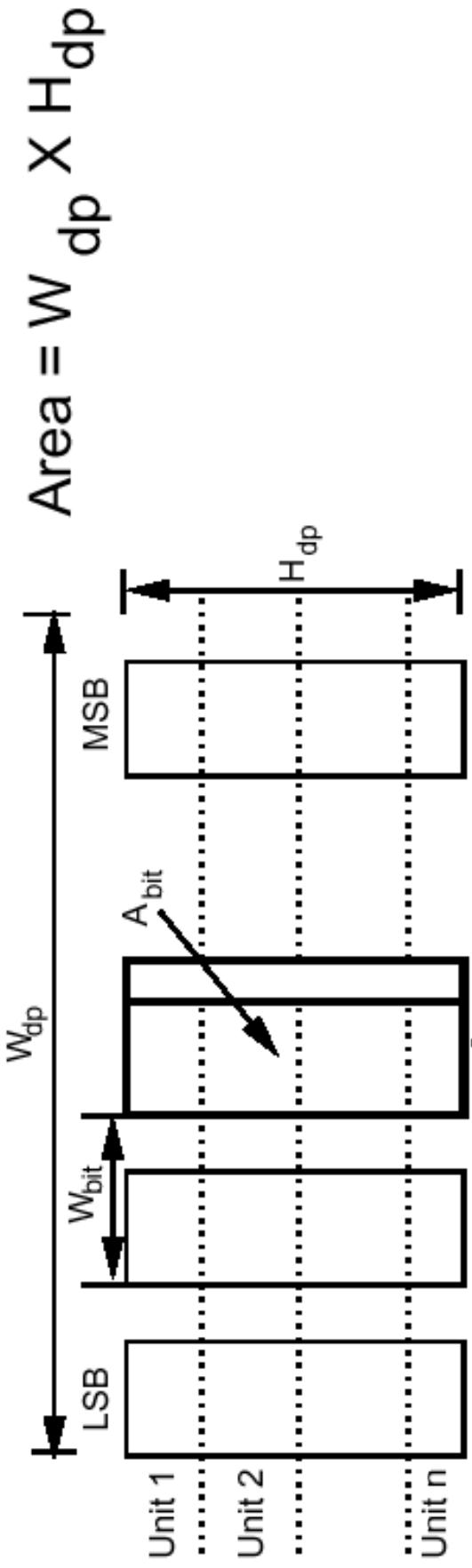
Custom Cells

Χρ. Καβουσανός

Standard Cells

Αξιολόγηση Ποιότητας

Μέτρηση Επιφάνειας DataPath



$$W_{dp} = (\# \text{bits}) \times W_{bit}$$

$$H_{dp} = \sum H_{dp}(\text{unit}_i)$$

Εκτυπώνται και τα κανάλια διασύνδεσης

Mετρητή Επιφύλευσιας Control Unit

- ✓ Μία μονάδα ελέγχου περιγράφεται από τον πίνακα καταστάσεων.
- ✓ Αυτοτελέστιο από τον καταχωρισμένη κατάστασης και την λογική περιβάσεων.
- ✓ Καταστάσεων.
- ✓ Η λογική μετάβασης καταστάσεων περιγράφεται με λογικές εξισώσεις.
- ✓ Υπόρκουν πολλοί τρόποι υλοποίησης της λογικής αυτής:

PLA

Standard Cells ...

Mέτρηση Επιφάνειας Control Unit

Input					Output			
I_1	I_2	I_3	I_4	I_5	O_1	O_2	O_3	O_4
Present state	Conditions/ status				Next state		Control signals	
p_0	s_2	s_1	s_0		r_1	r_0	c_1	c_0
State 1	0	1	1	0	0	1	0	1
State 2	1	0	1	0	1	0	1	0
State 3	1	0	0	1	1	1	1	1

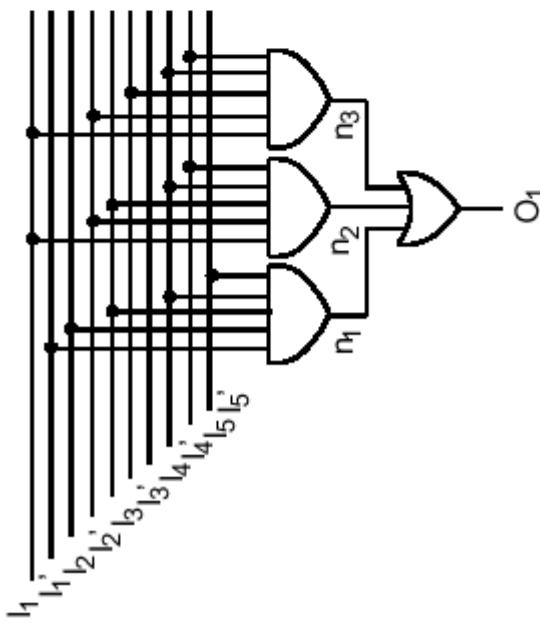
→

$O_1 = (I_1' I_2 I_3 I_4' I_5) \text{ OR } (I_1 I_2' I_3 I_4' I_5)$
 $O_2 = (I_1 I_2' I_3' I_4 I_5)$
 $O_3 = (I_1 I_2' I_3 I_4' I_5) \text{ OR } (I_1 I_2' I_3' I_4 I_5)$
 $O_4 = (I_1' I_2 I_3 I_4' I_5) \text{ OR } (I_1 I_2' I_3' I_4 I_5)$

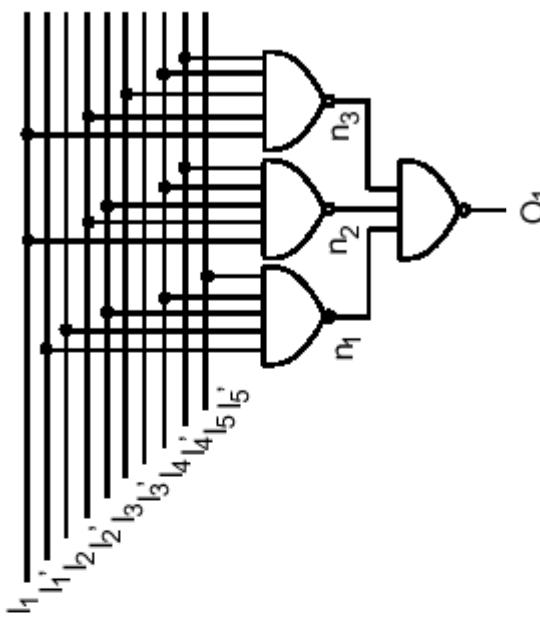
State table

Output signals:
Boolean Equations

Métrηση Control Unit με Standard Cells



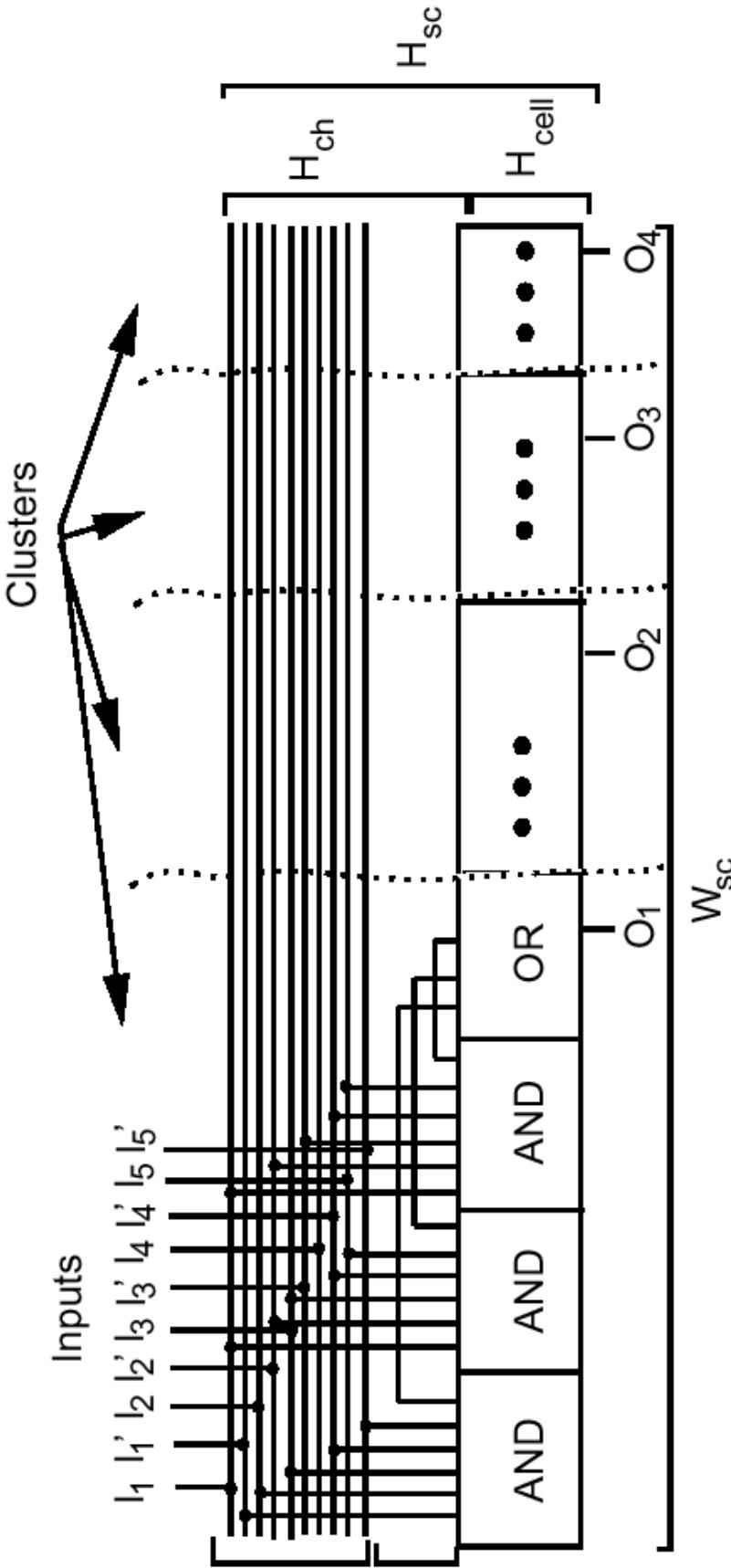
2-level AND-OR impl.



2-level NAND-NAND impl.

- ✓ Κάθε όρος είναι ένα áθροισμα παραγόντων και υλοποιείται με AND-OR
- ✓ Χρησιμοποιούνται και εναλλακτικές δομές NAND-NAND.

Μέτρηση Control Unit με Standard Cells



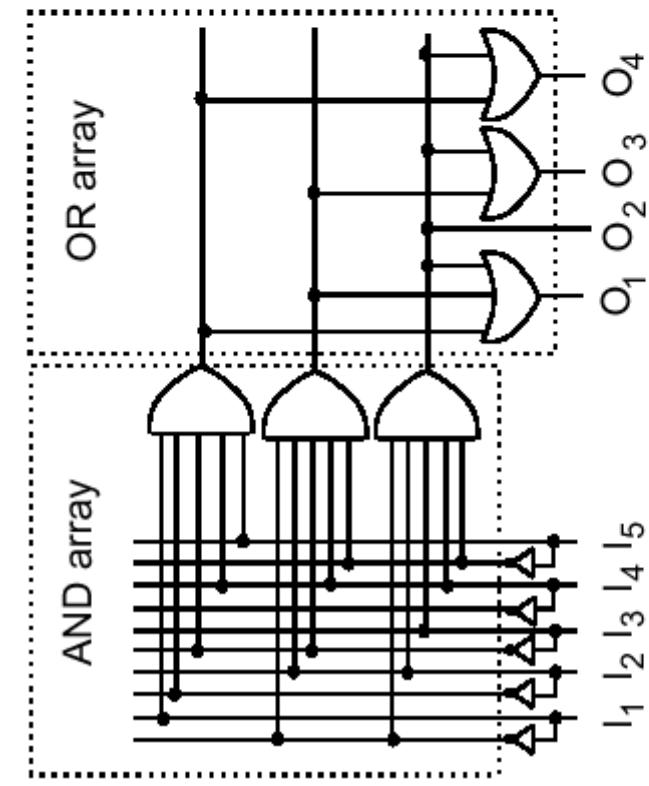
Standard cell layout

$$A_{sc} = W_{sc} \times H_{sc}$$

Χρ. Καβουσιανός

Αξιολόγηση Ποιότητας

Μέτρηση Control Unit με PLAs



Logic mapping

$$A_{PLA} = W_{PLA} \times H_{PLA}$$

Layout model

Μέτρηση Απόδοσης

Απόδοση:

- ✓ Συχνότητα ρολογιού
- ✓ MIPS / MFLOPs

Απόδοση
Περιγραφής:

βημάτων ελέγχου
Περίοδος Ρολογιού



Τα βήματα ελέγχου εξαρτώνται από τα δεδομένα
(Data Dependent)

Βελτιστοποίηση Απόδοσης:

- ✓ Μεγιστοποίηση συχνότητας ρολογιού για δεδομένο schedule
- ✓ Ελαχιστοποίηση αριθμού βημάτων ελέγχου (με προσθήκη υλικού για παραλληποίηση λειτουργιών)

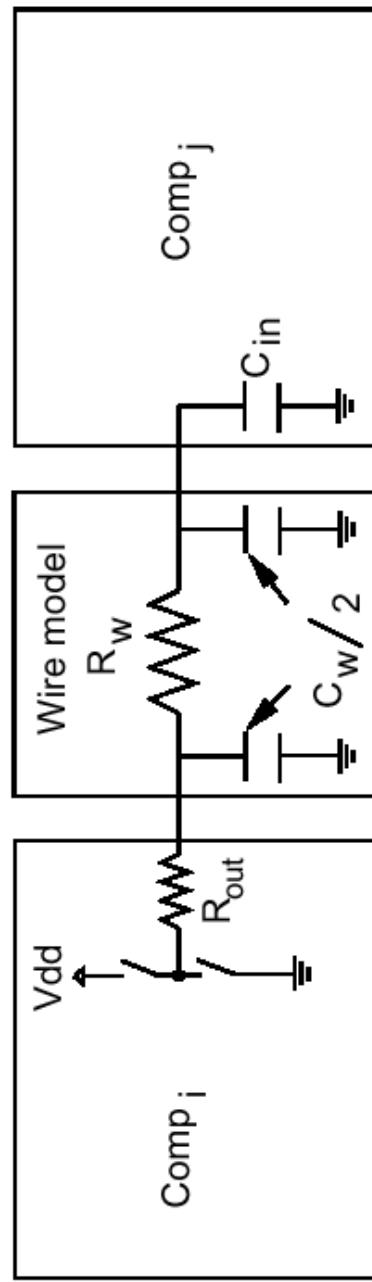
Ηλεκτρικό Μοντέλο



RT model

$$R_w = R_s \left(\frac{L_w}{W_w} \right)$$
$$C_w = (L_w W_w) \left(\frac{E}{t} \right)$$

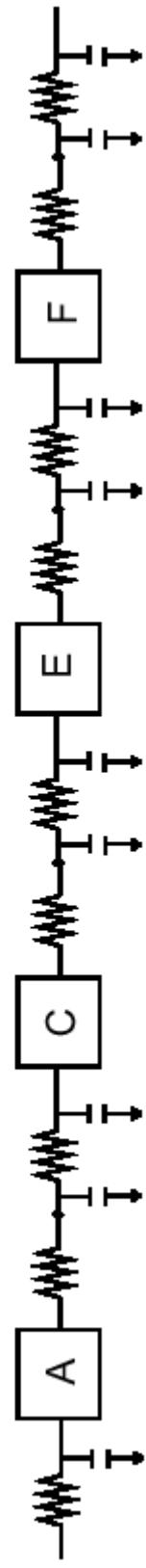
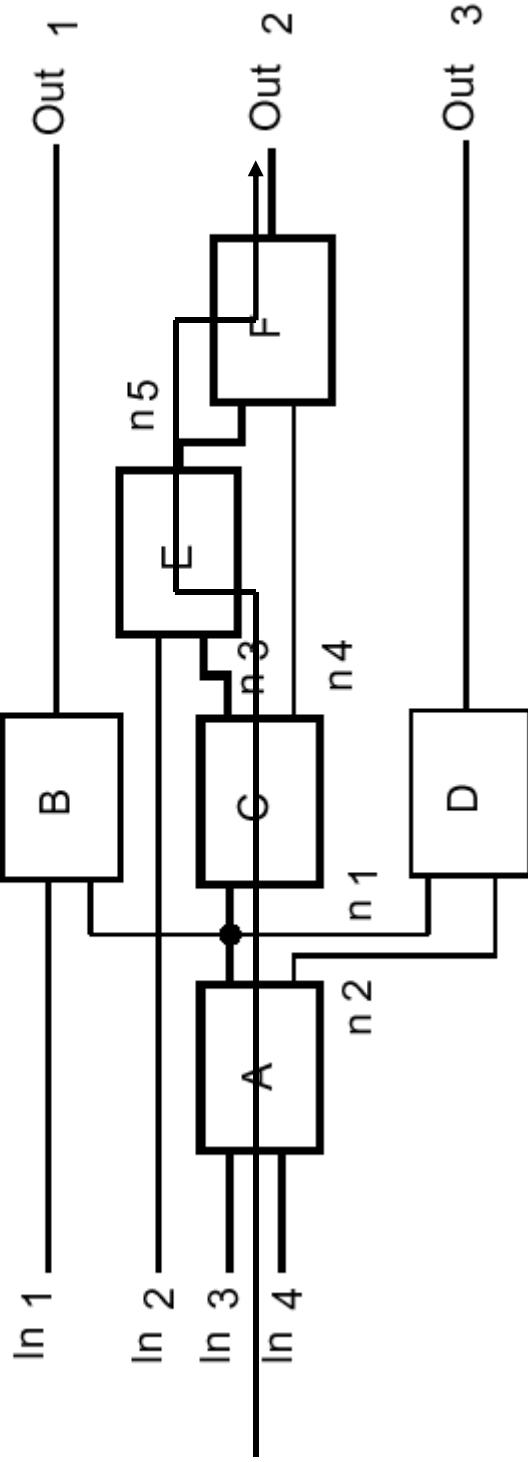
$$t_p = (R_{out} + R_w) (C_w + C_{in})$$



Equivalent RC delay model

Καθονστέρηση Συνδυαστικών Κυκλωμάτων

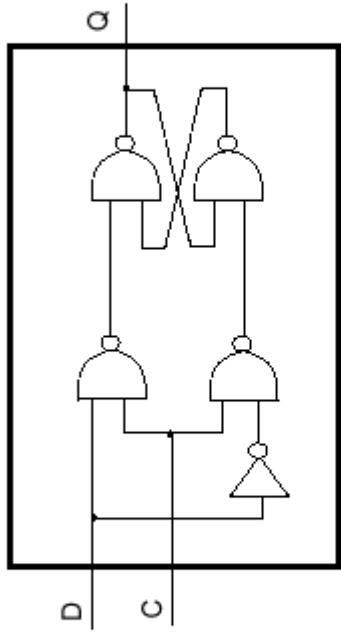
— : Critical Path



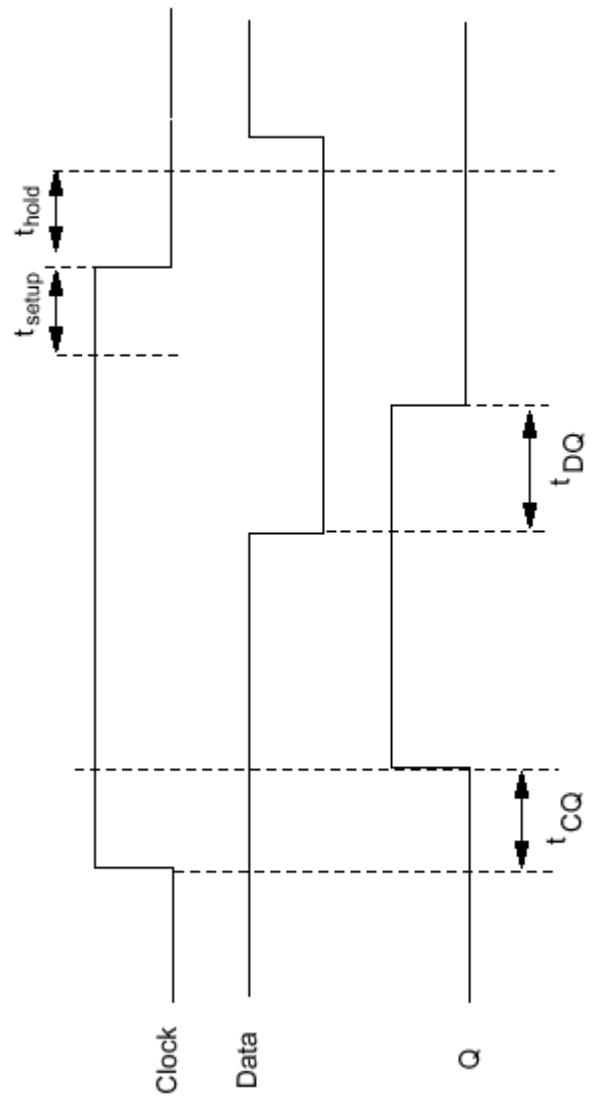
Χρ. Καβονσανός

Αξιολόγηση Ποιότητας

Καθυστέρηση Ακολουθιακών Στοιχείων



D - Latch



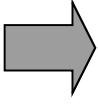
Timing Diagram

Χρ. Καβουσανός

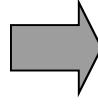
Αξιολόγηση Πιούτης

Κύκλος Ρολογιού Συστήματος

- ✓ Ο συνολικός χρόνος εκτέλεσης είναι ίσος με αριθμό βημάτων ελέγχου επί περίοδο ρολογιού.
- ✓ Όταν το scheduling έχει υλοποιηθεί ο χρόνος εκτέλεσης καθορίζεται από την περίοδο ρολογιού

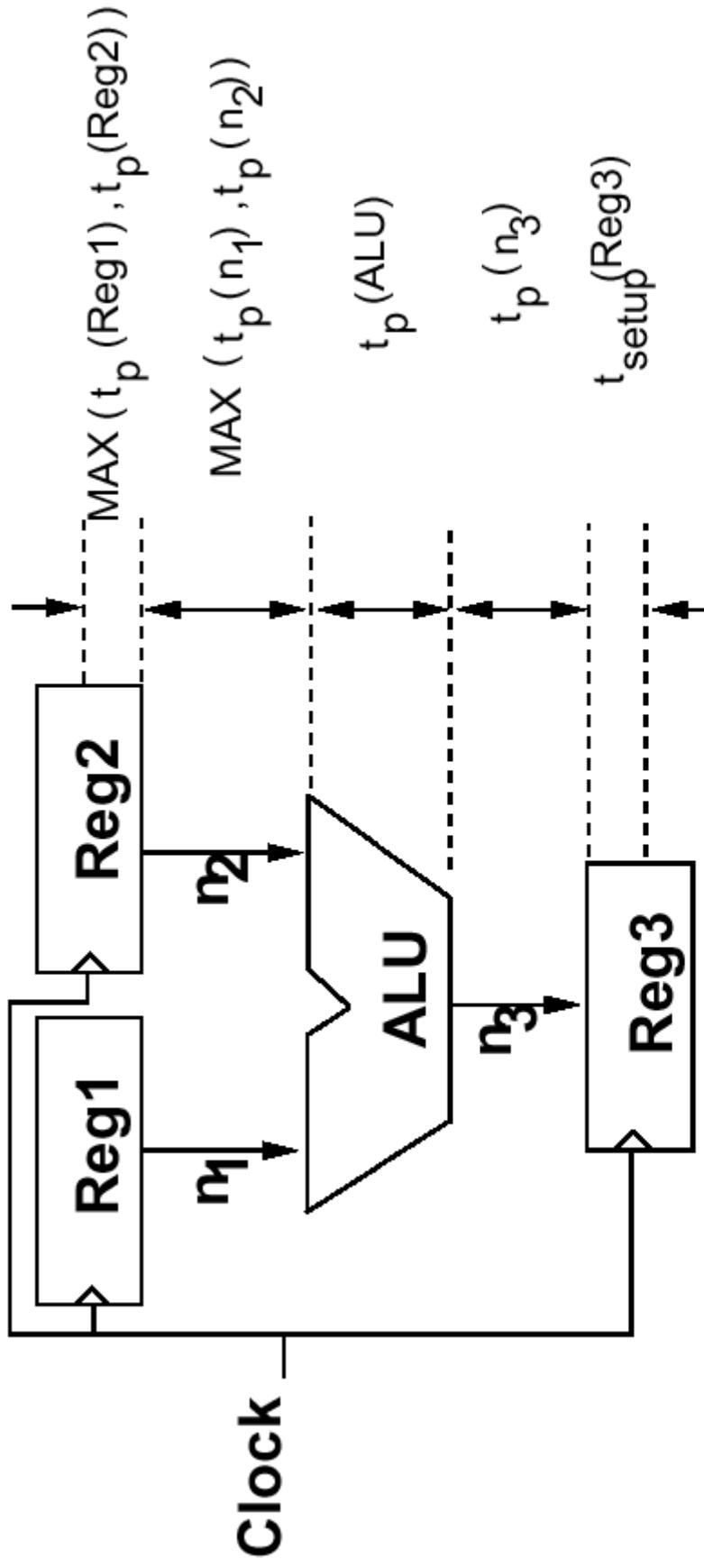


Η περίοδος ρολογιού είναι καλή μετρική απόδοσης.



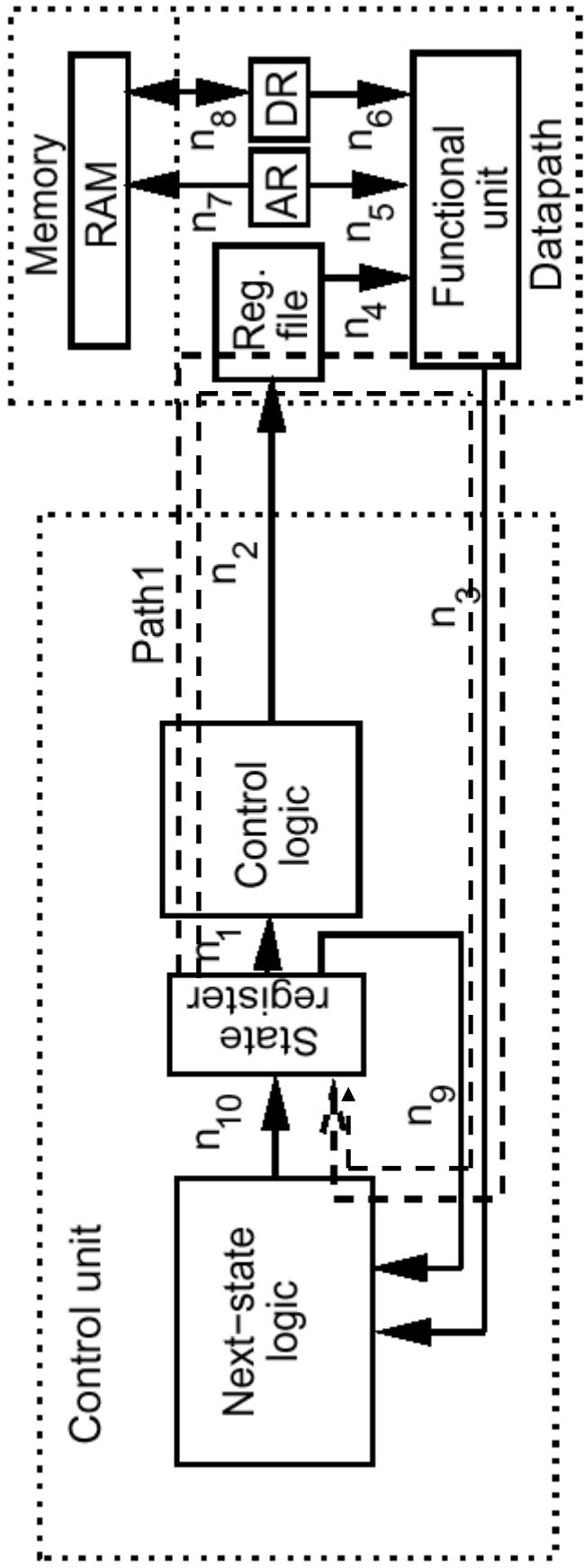
Ο χρόνος κύκλου καθορίζεται από την μεγαλύτερη καθυστέρηση καταχωριτή σε καταχωριτή μοζί με τις ενδιάμεσες καθυστερήσεις

Κύκλος Ρολογιού Συστήματος



Κύκλος Ρολογιού Συστήματος

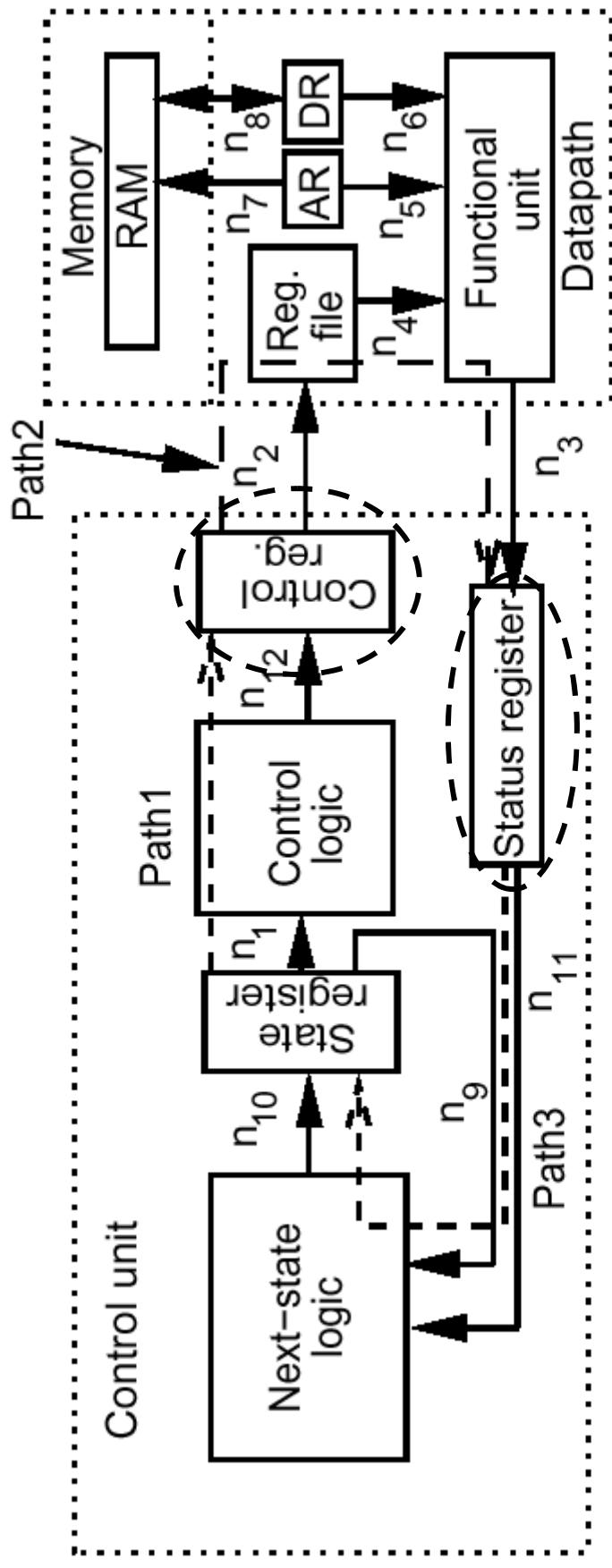
Πρέπει να λαμβάνεται υπόψη και η μονάδα ελέγχου.



Non-pipelined control

Κύκλος Ρολογιού Συστήματος

Με pipelining ο κύκλος μπορεί να μεωθεί



Two-stage pipeline