

ΑΡΧΙΤΕΚΤΟΝΙΚΗ ΥΠΟΛΟΓΙΣΤΩΝ

ΟΡΓΑΝΩΣΗ ΥΠΟΛΟΓΙΣΤΙΚΩΝ ΣΥΣΤΗΜΑΤΩΝ – Ι



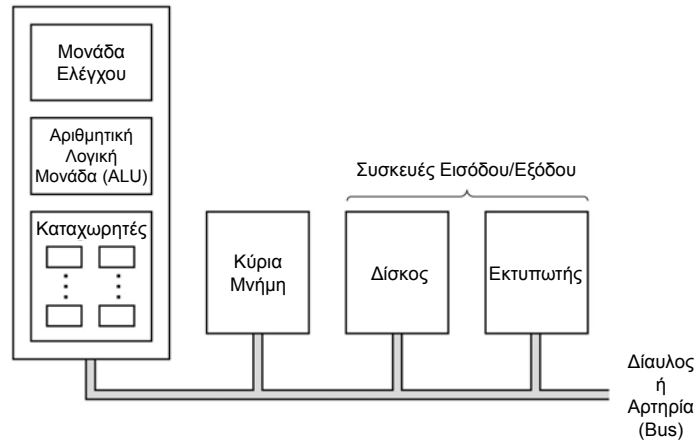
Διάρθρωση

1. Οργάνωση της CPU
2. Εκτέλεση εντολών
3. Παραλληλία στο επίπεδο των εντολών
4. Γραμμές διοχέτευσης
5. Παραλληλία στο επίπεδο των επεξεργαστών



Οργάνωση Υπολογιστή

Κεντρική Μονάδα Επεξεργασίας
Central Processing Unit (CPU)



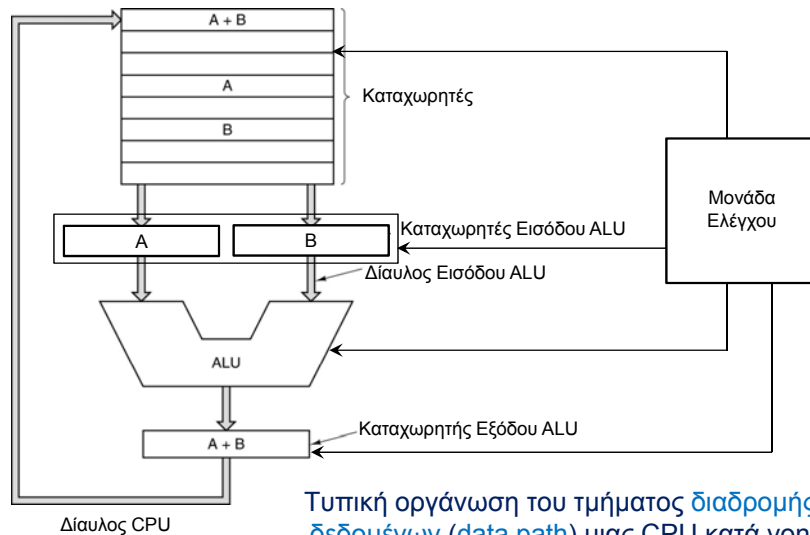
Τυπική οργάνωση υπολογιστή βασισμένου σε δίαυλο



Ο ΕΠΕΞΕΡΓΑΣΤΗΣ



Οργάνωση της CPU



Οργάνωση Υπολογιστικών Συστημάτων – I

5

Εκτέλεση Προγραμμάτων

1. Ο υπολογιστής εκτελεί προγράμματα που συνθέτονται από εντολές σε γλώσσα μηχανής.
2. Ένα πρόγραμμα προς εκτέλεση είναι αποθηκευμένο στην κύρια μνήμη σε συνεχόμενες θέσεις.
3. Η CPU έχει έναν καταχωρητή ειδικού σκοπού που μας λέει σε ποια θέση μνήμης βρίσκεται η επόμενη εντολή. Ονομάζεται *μετρητής προγράμματος (program counter – PC)*.
4. Υπάρχει επίσης και ένας δεύτερος καταχωρητής ειδικού σκοπού στον οποίο κρατείται η τρέχουσα εντολή που εκτελείται. Ονομάζεται *καταχωρητής εντολής (instruction register – IR)*.
5. Άλλοι πιθανοί καταχωρητές ειδικού σκοπού: α) *καταχωρητής δεδομένων (data register – DR)*, β) *καταχωρητής διευθύνσεων (address register – AR)*, γ) *συσσωρευτής (accumulator – AC)*.

Οργάνωση Υπολογιστικών Συστημάτων – I

6

Εκτέλεση Εντολών

Ο υπολογιστής ακολουθεί την επόμενη “ατέρμονη” διαδικασία:

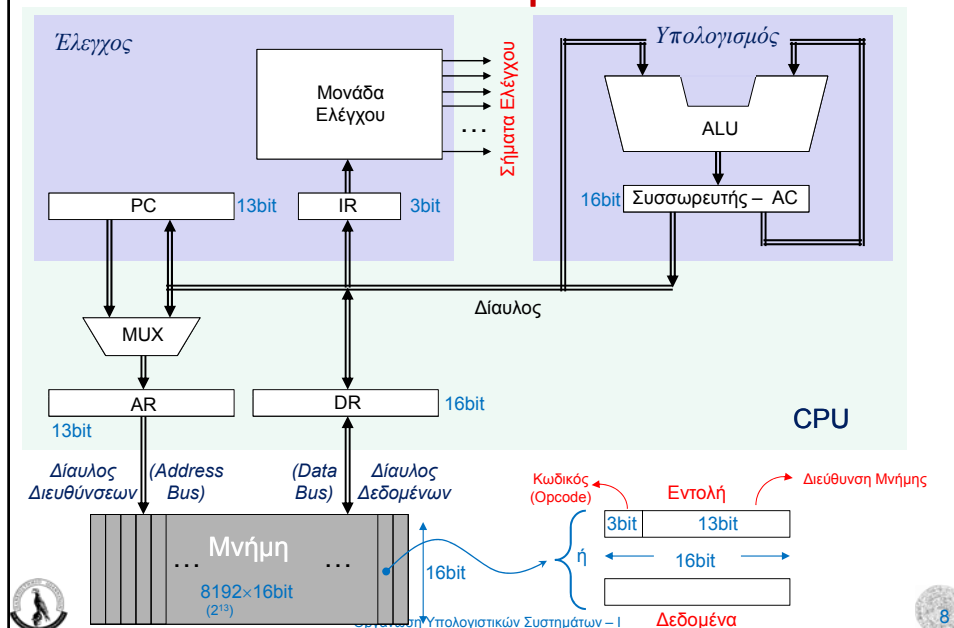
1. **Προσκόμιση (fetch)** της εντολής από τη μνήμη (τη διεύθυνση μνήμης την οποία υποδεικνύει ο μετρητής προγράμματος – PC) στον καταχωρητή εντολών IR .
2. Μεταβολή του PC ώστε να δείχνει στην επόμενη θέση εντολής στη μνήμη.
3. **Αποκωδικοποίηση (decode)** της εντολής ώστε να προσδιοριστεί ο τύπος της.
4. **Προσκόμιση δεδομένων** (τελούμενων – operands) που ενδεχόμενα χρειάζεται η εντολή από την κύρια μνήμη ή τους καταχωρητές.
5. **Εκτέλεση (execute)** της εντολής.
6. **Αποθήκευση (store)** αποτελέσματος.
7. Επιστροφή στο 1^ο βήμα για την εκτέλεση της επόμενης εντολής.



Οργάνωση Υπολογιστικών Συστημάτων – Ι



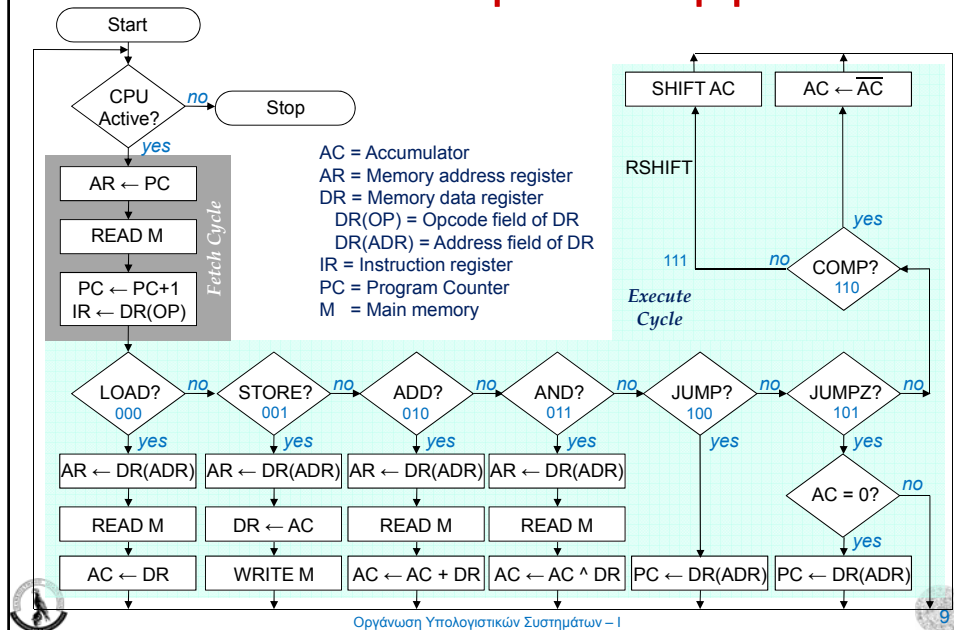
Μια Απλή CPU



Οργάνωση Υπολογιστικών Συστημάτων – Ι



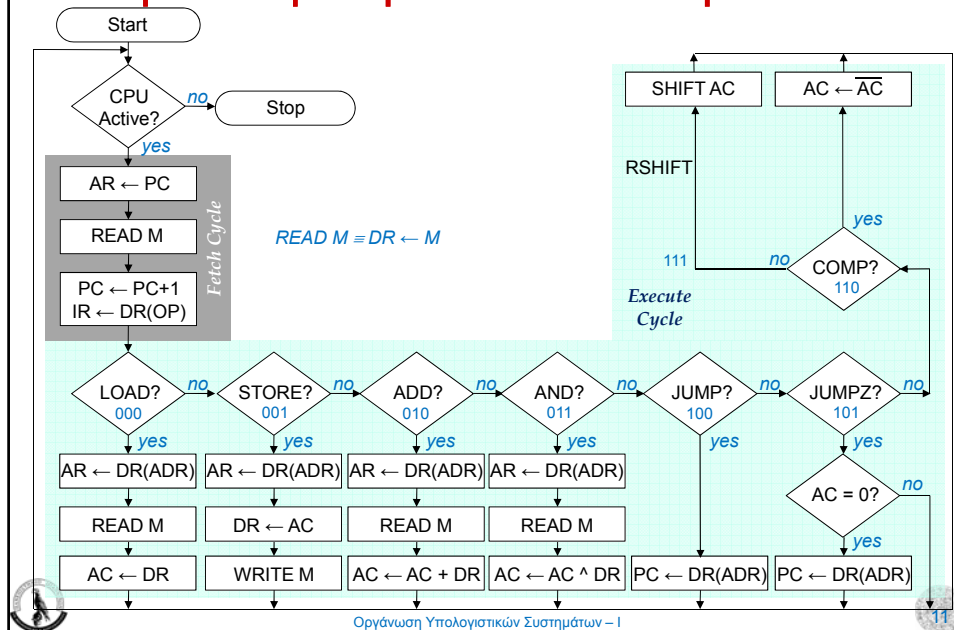
Ακολουθία Μικρολειτουργιών



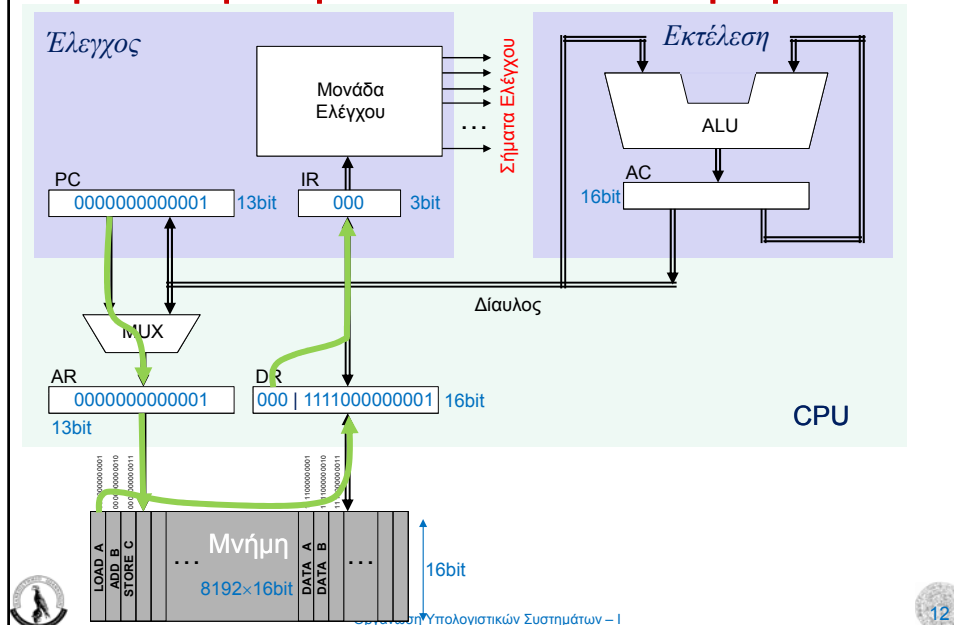
Απλό Πρόγραμμα προς Εκτέλεση

Συμβολική Γλώσσα	Γλώσσα Μηχανής	Λειτουργία
LOAD A	000 1111000000001 16 bits	Φόρτωση του πρώτου τελούμενου από τη θέση μνήμης A στον AC.
ADD B <i>Κωδικός Εντολής (Opcode)</i>	010 1111000000010 <i>Διεύθυνση Μνήμης (Memory Address)</i>	Φόρτωση του δεύτερου τελούμενου από τη θέση μνήμης B στον DR. Πρόσθεσή του με το τελούμενο στον AC και εγγραφή του αποτελέσματος στον AC.
STORE C	001 1111000000011	Μεταφορά και αποθήκευση του αποτελέσματος από τον AC στη θέση μνήμης C.

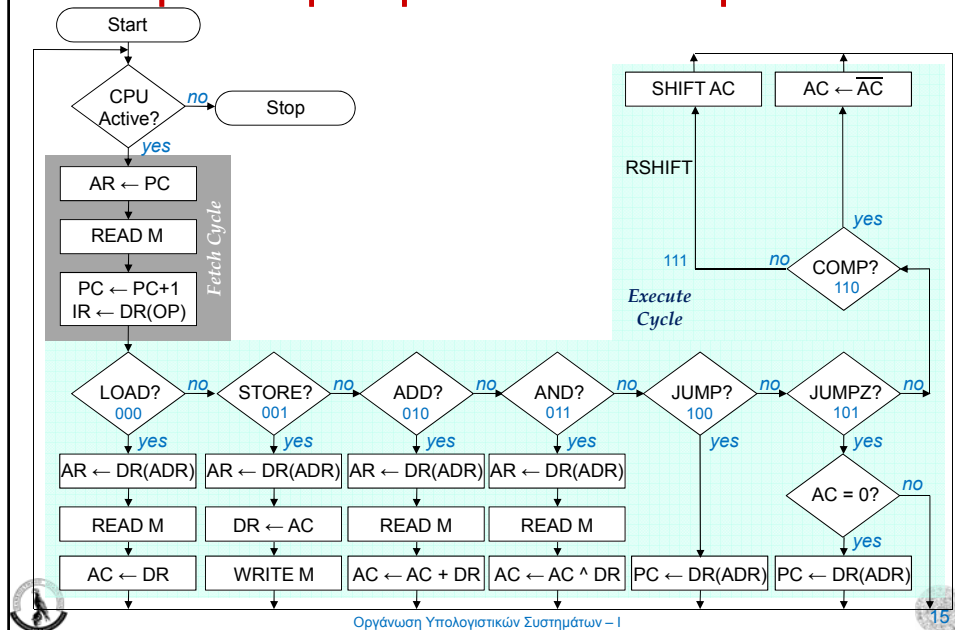
Προσκόμιση και Εκτέλεση LOAD



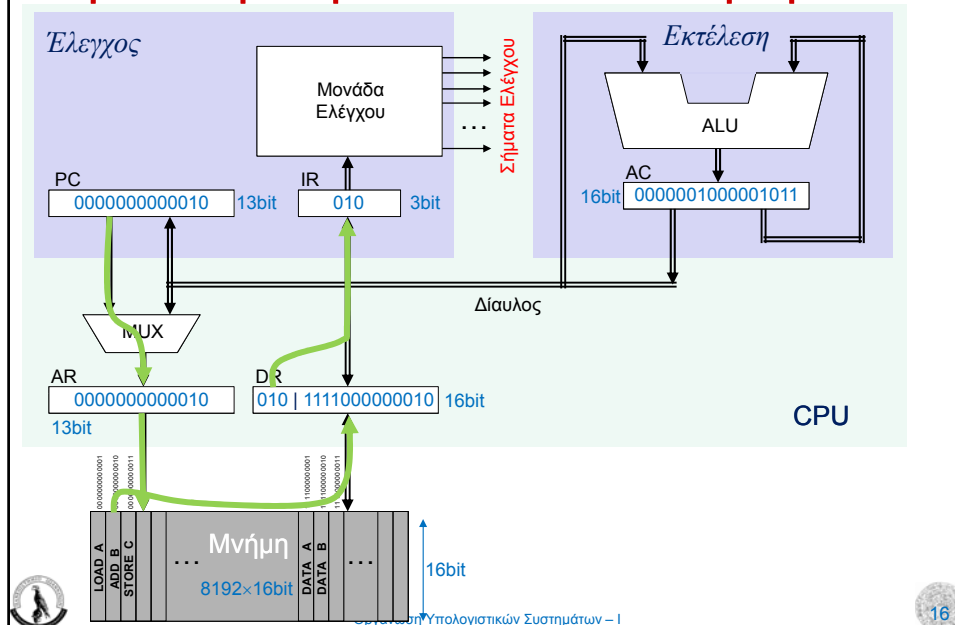
Προσκόμιση-Αποκωδικοποίηση LOAD



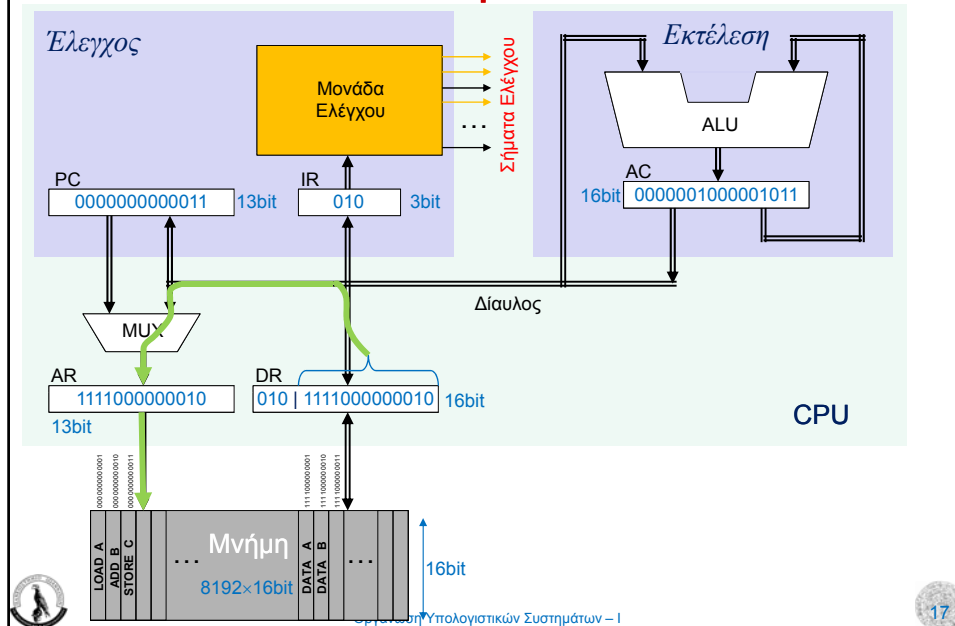
Προσκόμιση και Εκτέλεση ADD



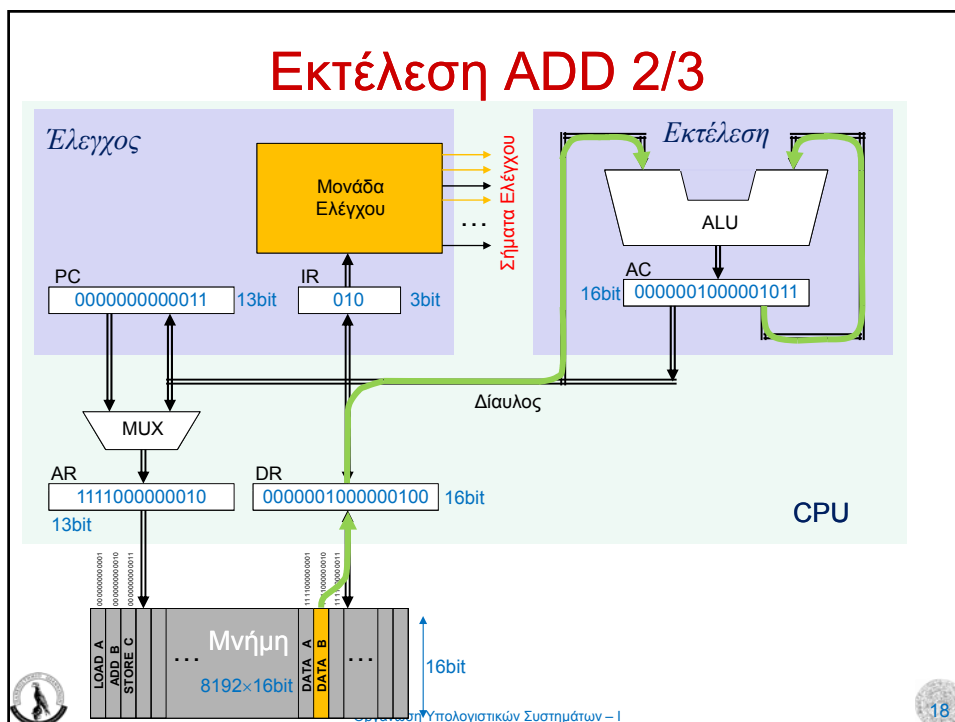
Προσκόμιση-Αποκωδικοποίηση ADD



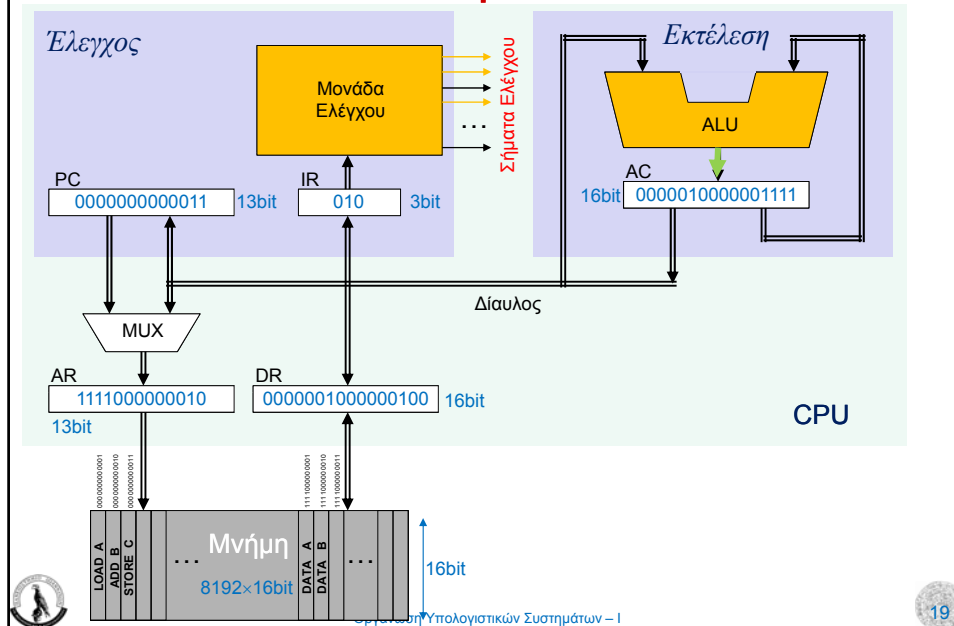
Εκτέλεση ADD 1/3



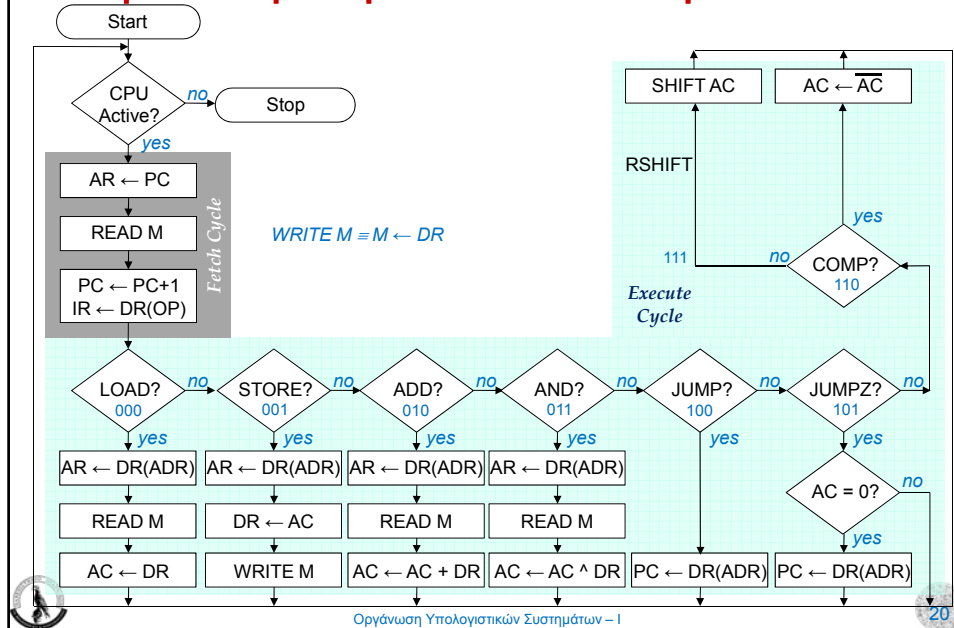
Εκτέλεση ADD 2/3



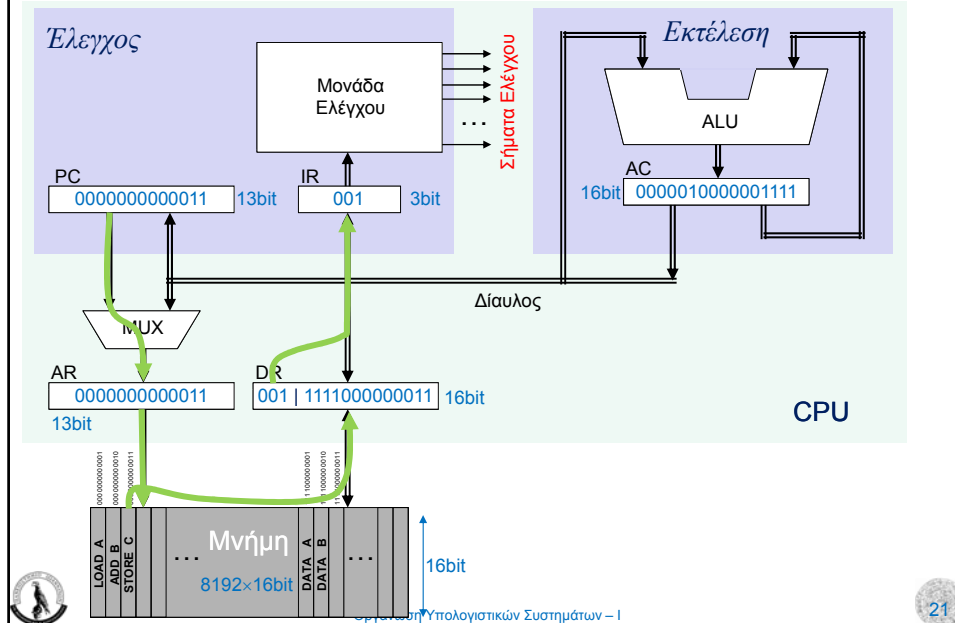
Εκτέλεση ADD 3/3



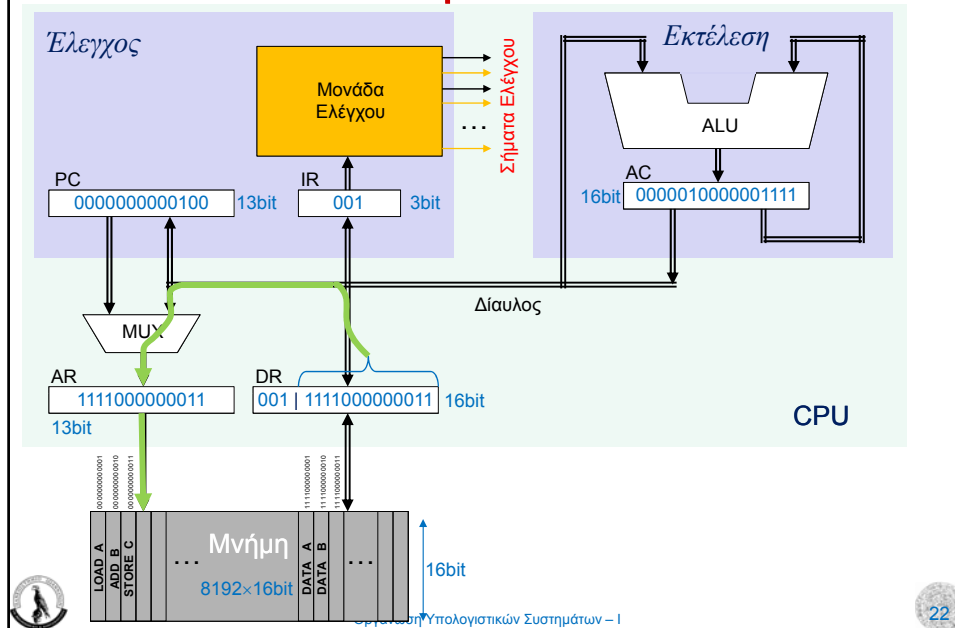
Προσκόμιση και Εκτέλεση STORE



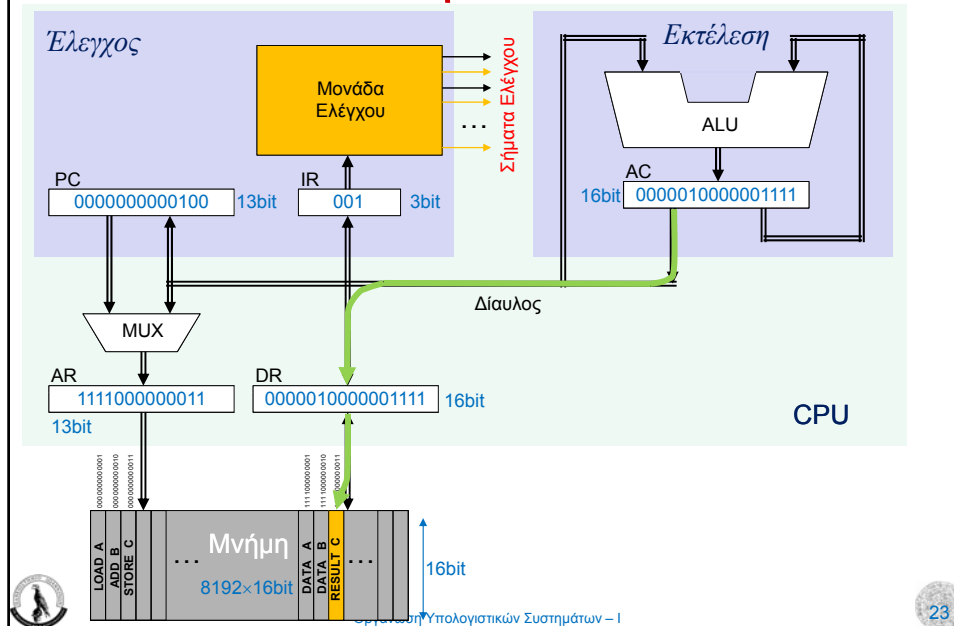
Προσκόμιση-Αποκωδικοποίηση STORE



Εκτέλεση STORE 1/2



Εκτέλεση STORE 2/2



Σύνολο Εντολών

- Αρχικά οι εντολές της γλώσσας μηχανής ήταν σχετικά λίγες και η επίβλεψη των λειτουργιών του επεξεργαστή γίνονταν κατ' ευθείαν από το υλικό με κατάλληλη μονάδα ελέγχου.
- Στην πορεία προστέθηκαν νέες, πιο πολύπλοκες εντολές με αποτέλεσμα να υπάρχουν εκατοντάδες εντολές!
- Επακόλουθο, η υψηλή πολυπλοκότητα (κόστος) του υλικού που θα αναλάμβανε την απευθείας εκτέλεση αυτών των εντολών.
- Λύση, η χρήση *ερμηνευτή (interpreter)* – Wilkes (1951) - που εκτελείται από το υλικό, μικροπρογραμματισμός:
 - ο ερμηνευτής αποθηκεύεται μόνιμα σε ROM μνήμες ελέγχου μέσα στον επεξεργαστή
 - λαμβάνει τις εντολές της γλώσσας μηχανής και τις μετατρέπει σε απλές εντολές (μικροεντολές) που εκτελούνται απευθείας από το υλικό.



Αρχιτεκτονικές CISC και RISC

- Υπολογιστές με εκτεταμένα σύνολα εντολών ονομάστηκαν *CISC* (*Complex Instruction Set Computers* – υπολογιστές σύνθετου συνόλου εντολών).
- Ενσωμάτωναν εξαιρετικά πολύπλοκες/σύνθετες εντολές, οι οποίες στην πράξη δεν αξιοποιούνταν από τους compilers.
- Ως εναλλακτική παρουσιάστηκαν (1980) υπολογιστές με περιορισμένο σύνολο εντολών (*RISC – Reduced Instruction Set Computers*):
 - χρήση μερικών δεκάδων εντολών
 - πολύ απλές εντολές
 - υλοποίηση απευθείας από το υλικό (χωρίς μικροπρόγραμμα) – υψηλή ταχύτητα
 - 1 εντολή σε έναν CISC εκτελούνταν από πολλές αλλά γρήγορες εντολές σε έναν RISC
- Εμφάνιση υβριδικών σχημάτων κυρίως για την υποστήριξη της προς τα πίσω συμβατότητας.



Οργάνωση Υπολογιστικών Συστημάτων – Ι



David Patterson



Αρχές Σχεδιασμού Υπολογιστών

- Οι συχνότερες σε χρήση εντολές πρέπει να εκτελούνται απευθείας από το υλικό χωρίς μικροπρογραμματισμό.
- Ζητούμενο η αύξηση της απόδοσης ενός υπολογιστή. Χρησιμοποιούμενη μετρική για την εκτίμηση της απόδοσης είναι ο αριθμός των υποβαλλόμενων εντολών ανά δευτερόλεπτο (*Million Instructions per Second - MIPS*). Αποτελεσματική λύση η *παράλληλη*!
- Εύκολη αποκωδικοποίηση των εντολών.
- Μόνο δύο εντολές, αυτές της φόρτωσης (LOAD) και της αποθήκευσης (STORE), χρησιμοποιούνται για την προσπέλαση της μνήμης (καθώς η καθυστέρηση στην προσπέλαση της μνήμης είναι μεγάλη και απρόβλεπτη).
- Ενσωμάτωση πολλών καταχωρητών στον επεξεργαστή.



Οργάνωση Υπολογιστικών Συστημάτων – Ι

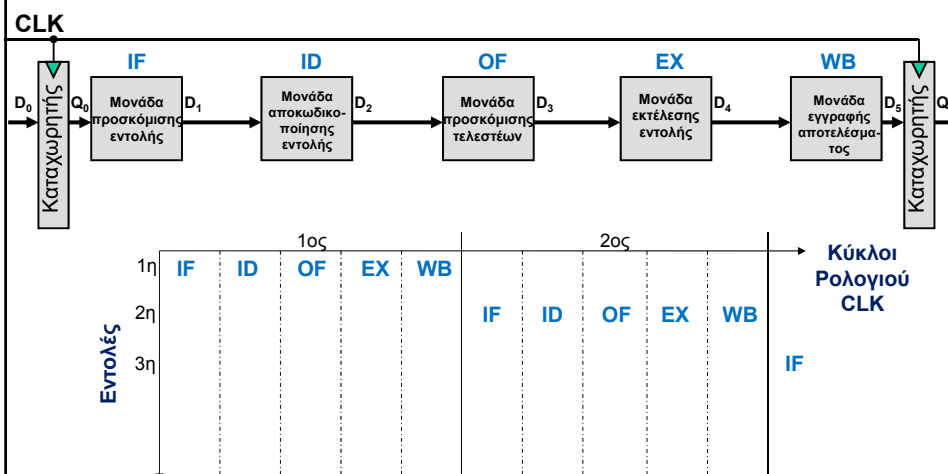


Παραλληλία

- Για τη βελτίωση της απόδοσης μια κλασσική τακτική είναι η αύξηση της συχνότητας του ρολογιού. Υπάρχουν όμως σημαντικοί περιορισμοί προς αυτή την κατεύθυνση (κυρίως από την πλευρά της τεχνολογίας).
- Η παραλληλία είναι η τεχνική που έχει κερδίσει έδαφος στην προσπάθεια αύξησης της απόδοσης.
- Με την παραλληλία πολλαπλές ενέργειες γίνονται ταυτόχρονα.
- Υπάρχουν δύο γενικές μορφές παραλληλίας:
 - παραλληλία σε επίπεδο εντολής (εκτέλεση πολλών εντολών ταυτόχρονα, π.χ. *διοχέτευση*)
 - παραλληλία σε επίπεδο επεξεργαστών (χρήση πολλαπλών επεξεργαστών)



Τυπική Λειτουργία χωρίς Διοχέτευση

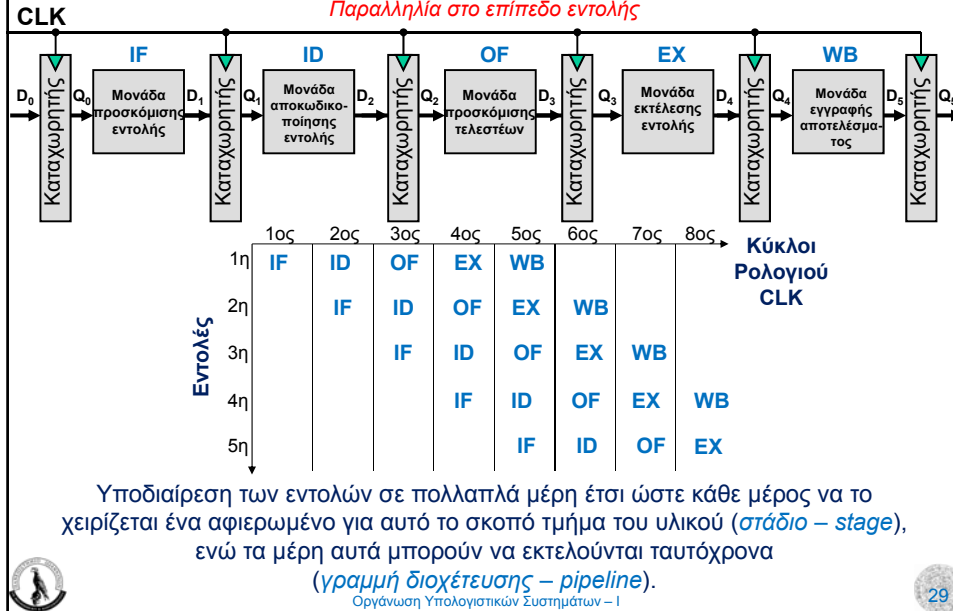


Η διάρκεια του κύκλου ρολογιού καθορίζεται από τη συχνότητα λειτουργίας (σχέση αντίστροφης αναλογίας).



Διοχέτευση 1/2

Παράλληλεια στο επίπεδο εντολής

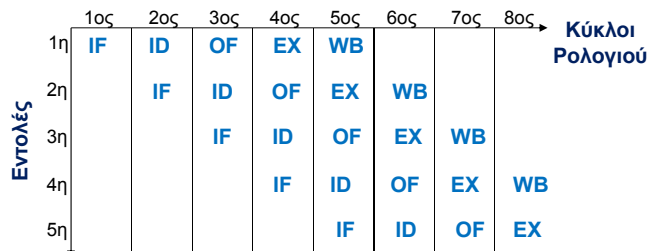


29

Διοχέτευση 2/2

Παράλληλεια στο επίπεδο εντολής

Π.χ.: Έστω μηχανή με χρόνο κύκλου ρολογιού 2ns και γραμμή διοχέτευσης 5 σταδίων. Για να εκτελεστεί μια εντολή απαιτούνται $5 \times 2\text{ns} = 10\text{ns}$ (λανθάνων χρόνος – latency). Η απόδοση της μηχανής δεν είναι 100 MIPS αλλά 500 MIPS καθώς μετά τα πρώτα 10ns θα έχουμε την ολοκλήρωση μιας εντολής κάθε 2ns.



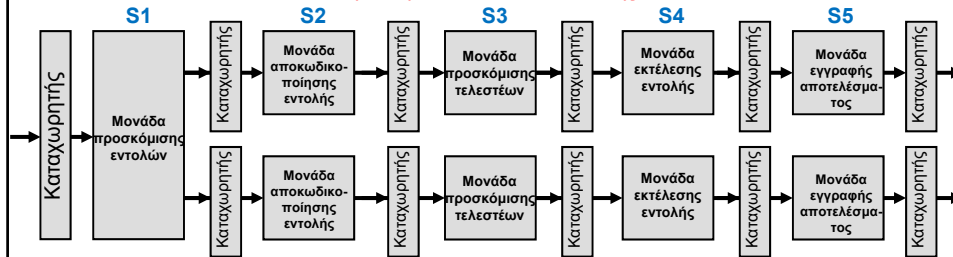
Γενικά, σε μηχανή με χρόνο κύκλου ρολογιού T ns και γραμμή διοχέτευσης k σταδίων, ο λανθάνων χρόνος είναι kT ns και η απόδοση 1000/T MIPS (εύρος ζώνης επεξεργαστή).

Οργάνωση Υπολογιστικών Συστημάτων – Ι

30

Πολλαπλές Γραμμές Διοχέτευσης

Παράλληλια στο επίπεδο εντολής



Ο επεξεργαστής Pentium είχε 2 γραμμές διοχέτευσης των 5 σταδίων.

- την u που εκτελούσε οποιαδήποτε εντολή
- την v που εκτελούσε μόνο απλές εντολές ακεραίων
- Αν έρχονταν προς εκτέλεση ζεύγος από **συμβατές** εντολές, τότε διοχετεύονται και οι δύο σε διαφορετικές γραμμές διοχέτευσης αλλιώς εκτελούνταν μόνο η εντολή στη u γραμμή διοχέτευσης.
- Ουσιαστικά, μόνο κατάλληλοι μεταφραστές μπορούσαν να αξιοποιήσουν αποδοτικά την αρχιτεκτονική!
- **Μειονεκτήματα:** 1) Κόστος υλικού. 2) Προβλήματα από τις συγκρούσεις μεταξύ των σταδίων και τις εξαρτήσεις μεταξύ των εντολών.

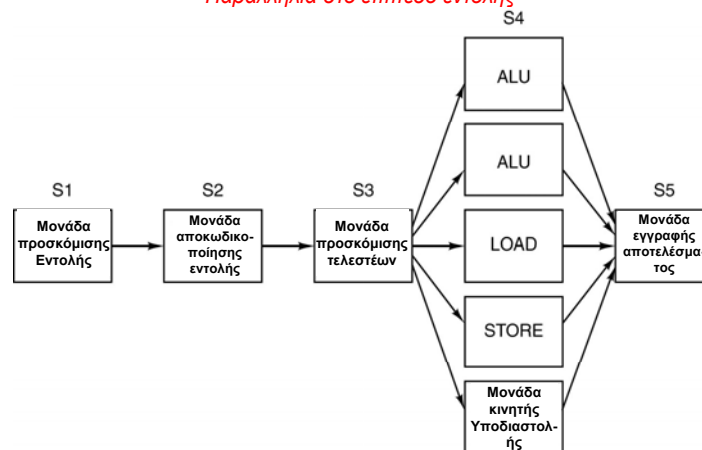


Οργάνωση Υπολογιστικών Συστημάτων – Ι

31

Υπερβαθμωτοί Επεξεργαστές

Παράλληλια στο επίπεδο εντολής



Οι **υπερβαθμωτοί** (superscalar) επεξεργαστές χρησιμοποιούν μία γραμμή διοχέτευσης αλλά ενσωματώνουν πολλές λειτουργικές μονάδες (π.χ. Pentium II).



Οργάνωση Υπολογιστικών Συστημάτων – Ι

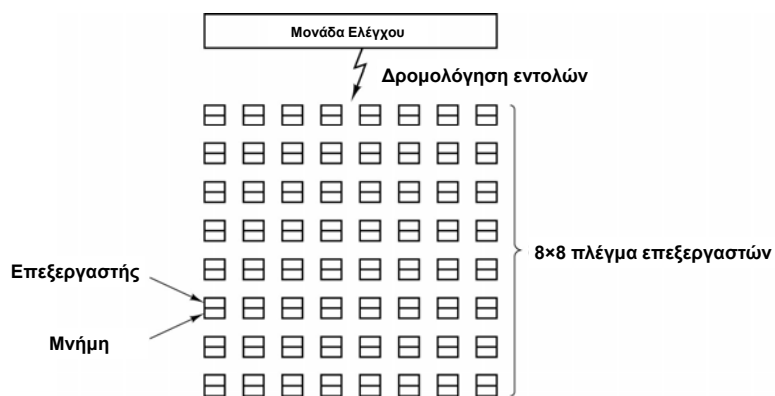
32

Παραλληλία: Επίπεδο Επεξεργαστών

- “Παραδοσιακά” η επίτευξη υψηλών επιδόσεων στηρίζονταν σε μεγάλο βαθμό στην αύξηση της συχνότητας λειτουργίας, η οποία με τη σειρά της τροφοδοτούνταν από την εξέλιξη της τεχνολογίας (μείωση των διαστάσεων των τρανζίστορ).
- Ταυτόχρονα αυτή η εξέλιξη επέτρεψε την τοποθέτηση (ολοκλήρωση) μερικών δις τρανζίστορ σε ένα τσιπ.
- Ο συνδυασμός υψηλών συχνοτήτων και υψηλής ολοκλήρωσης αύξησε δραματικά την κατανάλωση ισχύος με αποτέλεσμα να προκύψουν σοβαρά προβλήματα με τη θερμότητα.
- Ως λύση επιλέχθηκε η παραλληλία με τη χρήση πολλών επεξεργαστών και ταυτόχρονη αναστολή κλιμάκωσης της συχνότητας λειτουργίας.



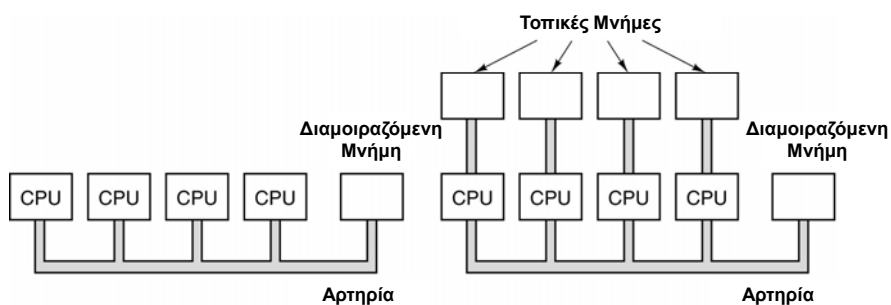
Επεξεργαστές Πίνακα



Οι επεξεργαστές πινάκων (array processors) αποτελούνται από μεγάλο αριθμό παρόμοιων επεξεργαστών οι οποίοι εκτελούν την ίδια ακολουθία εντολών σε διαφορετικά σύνολα δεδομένων.



Πολυεπεξεργαστές



Πολυεπεξεργαστική
μονάδα με διαμοιραζόμενη
μνήμη

Πολυεπεξεργαστική
μονάδα με τοπική μνήμη
ανά επεξεργαστή

