



ΚΥΚΛΩΜΑΤΑ VLSI

Εισαγωγή

Γ. Τσατούχας

Τμήμα Μηχανικών Η/Υ και Πληροφορικής
Πανεπιστήμιο Ιωαννίνων



1



ΚΥΚΛΩΜΑΤΑ VLSI

Διάρθρωση

1. Ολοκληρωμένα κυκλώματα
2. Εξέλιξη τεχνολογίας
3. Σχεδιαστικές πρακτικές



VLSI Systems and Computer Architecture Lab

2

Άξονες του Μαθήματος

- Το MOS τρανζίστορ
- Η τεχνολογία CMOS
- Σχεδίαση ολοκληρωμένων ψηφιακών κυκλωμάτων CMOS
- Χαρακτηρισμός κυκλωμάτων
- Μέθοδοι σχεδίασης σύνθετων κυκλωμάτων CMOS
- Δομικές μονάδες αριθμητικών κυκλωμάτων
- Σχεδίαση υποσυστημάτων
- Σχεδίαση μνημών
- Τεχνικές ελέγχου ορθής λειτουργίας κυκλωμάτων CMOS



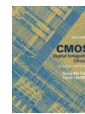
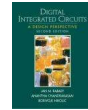
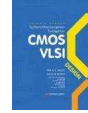
Πληροφορίες

- **Εργαστήριο:** Το εργαστήριο συμβάλλει κατά 20% στον τελικό βαθμό του μαθήματος εφ' όσων έχει υπάρξει παρακολούθηση όλων των εργαστηριακών ασκήσεων. Το εργαστήριο δεν είναι υποχρεωτικό στην κατοχύρωση του μαθήματος.
- **Γραπτές εξετάσεις:** Συμβάλλουν κατά 80% στον τελικό βαθμό του μαθήματος.
- **Ασκήσεις:** Οι ασκήσεις/εργασίες δεν είναι υποχρεωτικές. Οι ασκήσεις λαμβάνονται υπόψιν αποκλειστικά για το τρέχον ακαδημαϊκό έτος και συνεισφέρουν ένα 10% επιπρόσθετα στο βαθμό του μαθήματος (εάν αυτός είναι μεγαλύτερος του πέντε) όταν έχουν παραδοθεί όλες επιτυχώς, σε άλλη περίπτωση το ποσοστό αυτό μειώνεται ανάλογα με τις επιτυχείς απαντήσεις.



Βιβλιογραφία

- Σχεδίαση Ολοκληρωμένων Συστημάτων CMOS VLSI
N. Weste – D. Harris
Εκδόσεις: Παπασωτηρίου, 2011
- Ψηφιακά Ολοκληρωμένα Κυκλώματα
R. Rabaey – A. Chandrakasan – B. Nikolic
Εκδόσεις: Κλειδάριθμος, 2006.
- Ανάλυση & Σχεδίαση Ψηφιακών Ολοκληρωμένων Κυκλωμάτων CMOS
S. Kang – Y. Leblebici
Εκδόσεις: Τζιόλα, 2007
- Application Specific Integrated Circuits
M. John – S. Smith
Εκδόσεις: Addison Wesley



Εισαγωγή

5

5

Μαθήματα Υλικού στο Τμήμα ΜΗΥΠ

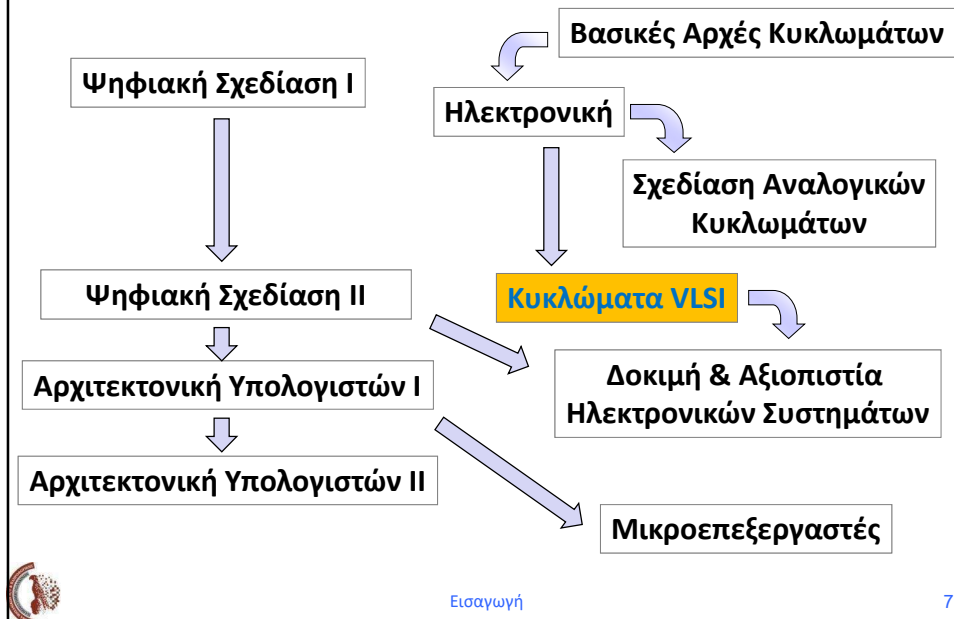


Εισαγωγή

6

6

Βέλτιστη Επιλογή Παρακολούθησης



7

Μεταπτυχιακός Κύκλος Προηγμένα Υπολογιστικά Συστήματα

Εισαγωγή στα Συστήματα Υλικού

Σύγχρονη Αρχιτεκτονική Υπολογιστών

Αξιόπιστα Ολοκληρωμένα Συστήματα

Ολοκληρωμένα Συστήματα Τριών Διαστάσεων

Αναλογικά Ολοκληρωμένα Κυκλώματα και Συστήματα

Ενσωματωμένα Συστήματα για IoT Εφαρμογές

Ρομποτικά Συστήματα



Εισαγωγή

8

8

Εργαστήριο



B.24-25



www.cse.uoi.gr/~tsiatouhas/MYE018-VLSI

Εισαγωγή

www.hetia.gr
www.ieee.org

9

9

Σχεδίαση και Προσομοίωση Ο.Κ.

Virtuoso® Schematic Editing: bs1_example mux21 schematic.publication

Cmd: Set: 0

Tools Design Window Edit Add Check Sheet Options NCSU Help

Waveform Window Active 11

Window Zoom Axes Curves Markers Annotation Edit Tools Help

VIRTUOSO Schematic Editor
SPECTRE Simulator

mouse L: schSingleSelectPt() M: schHiMousePopUp() R: schZoom

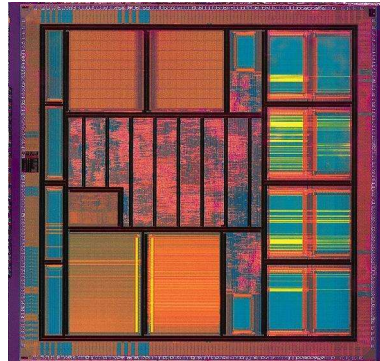
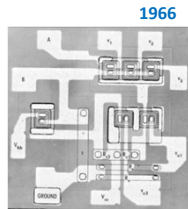
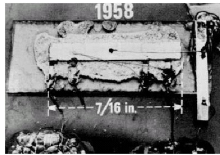
mouse L: awviMouseSingle M: R: awviSwitchAxisM

Εισαγωγή

10

10

Ολοκληρωμένο Κύκλωμα



Πηγή: Motorola

Ένα *Ολοκληρωμένο Κύκλωμα* αποτελείται από πολλαπλά κυκλωματικά στοιχεία (τρανζίστορ, δίοδοι, αντιστάσεις κ.τ.λ.) τα οποία μαζί με τις διασυνδέσεις τους έχουν κατασκευαστεί σε ένα και μόνο κοινό υπόστρωμα.



Εισαγωγή

11

11

Κυκλώματα VLSI

Μικρής κλίμακας ολοκλήρωση (SSI):	10 τρανζίστορ
Μεσαίας κλίμακας ολοκλήρωση (MSI):	10^2 τρανζίστορ
Υψηλής κλίμακας ολοκλήρωση (LSI):	10^3 τρανζίστορ
Πολύ υψηλής κλίμακας ολοκλήρωση (VLSI):	10^4 τρανζίστορ
...	10^9 τρανζίστορ

	2004	2011
Διαστάσεις die (mm)	25 x 32	22 x 26
Επιφάνεια die (mm ²)	800	572
Τεχνολογία (nm)	130	32
# NAND πυλών / die	158.000.000	1.862.000.000
DRAM κυψελίδες / die	6Gb	70Gb



Εισαγωγή

12

12

Η Εξέλιξη (I)

Cray-1: Ο ταχύτερος υπολογιστής 1976-1982

- 64MB μνήμη
- 40KB καταχωρητές
- ~ 1εκατ. πύλες NAND
- 80MHz ρολόι
- 115KW κατανάλωση ισχύος!

Σε μια τεχνολογία στα 130nm:

- 64MB μνήμη → 17mm²
- 40KB καταχωρητές → 0.26mm²
- 1 εκατ. πύλες NAND → 8.5mm²

μπορούν να παραδοθούν σε ένα 5mm x 5mm ολοκληρωμένο, με ρολόι στα 4GHz και κάποια mW κατανάλωση ισχύος.



Πηγή: Stanford

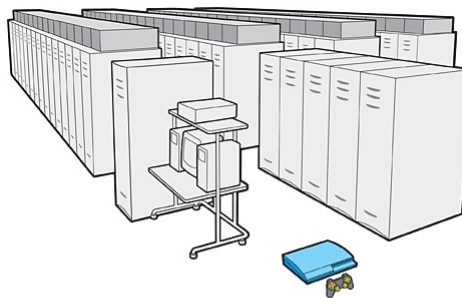
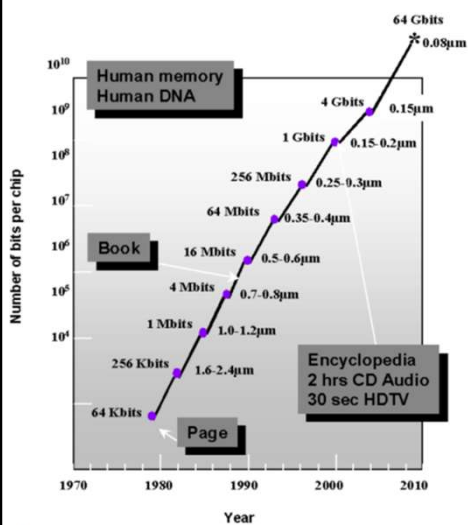


Εισαγωγή

13

13

Η Εξέλιξη (II)



Supercomputer vs Game Console!

	SANDIA LAB'S ASCI RED	SONY PLAYSTATION 3
DATE OF ORIGIN	1997	2006
PEAK PERFORMANCE	1.8 teraflops	1.8 teraflops*
PHYSICAL SIZE	150 square meters	0.08 square meter
POWER CONSUMPTION	800 000 watts	<200 watts

IEEE Spectrum - 2011

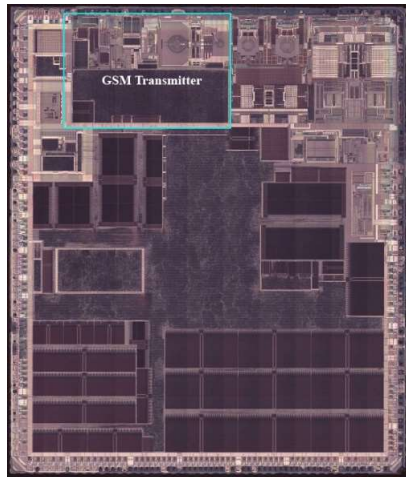


Εισαγωγή

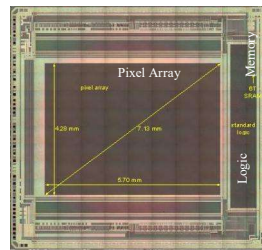
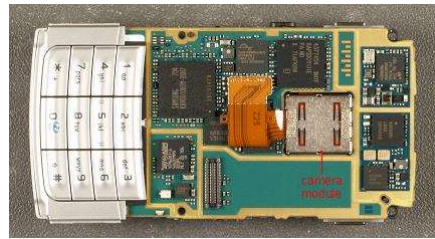
14

14

Η Εξέλιξη (III)



Πηγή: Texas Instruments / Chipworks



Εισαγωγή

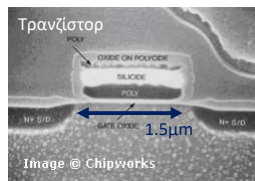
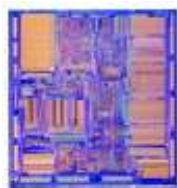
15

15

Η Εξέλιξη (IV)

Τεχνολογία: 1.5μm

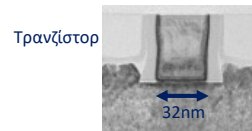
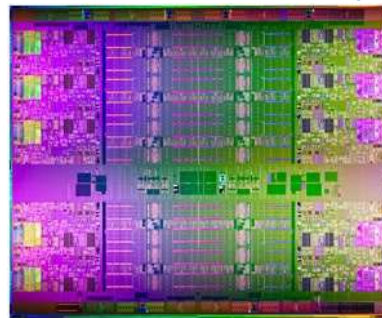
1992



80386 – 16b – 16MHz, 1.1μm
BiCMOS
275K Xtors

Τεχνολογία: 32nm

2011



Xeon E7-8870 – 2.4 GHz
CMOS 32nm
5B Xtors
10 cores – 30MB L3
Max memory size 4096 GB



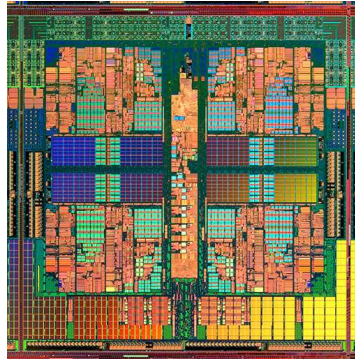
Εισαγωγή

Intel

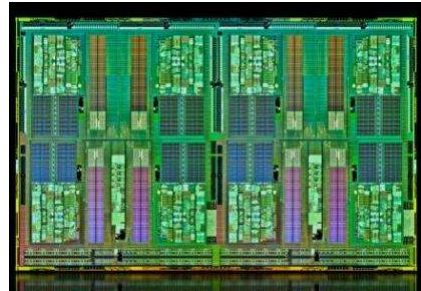
16

16

Η Εξέλιξη (V)



Opteron 8300 – 4 core – 65nm



Opteron 6200 – 16 core – 45nm



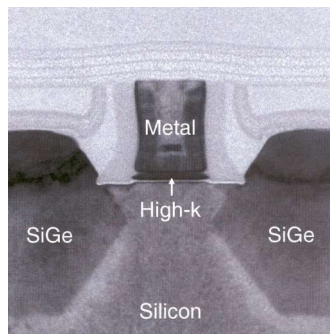
Εισαγωγή

AMD

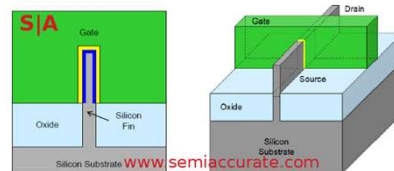
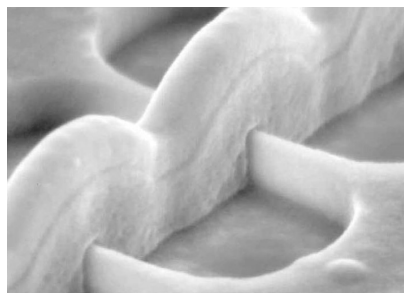
17

17

Η Εξέλιξη (VI)



Planar MOS-FET– 45nm



Fin-FET – 22nm

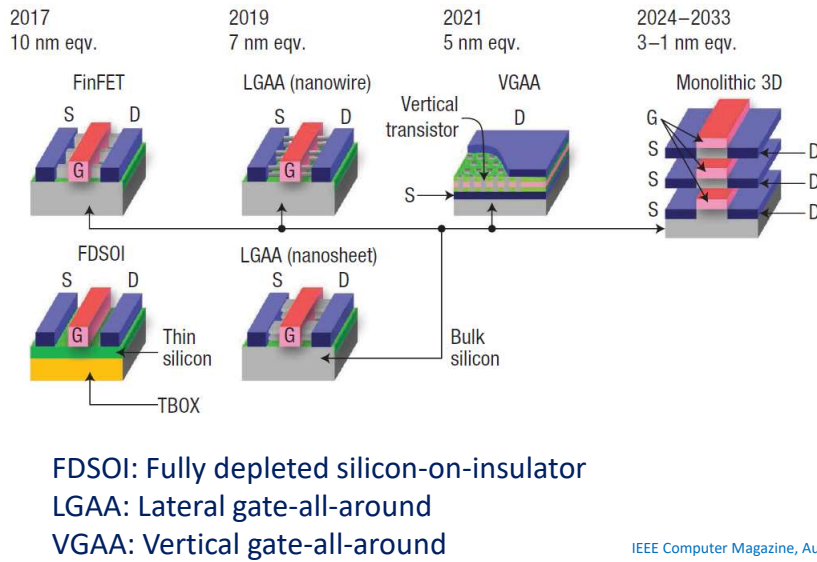


Εισαγωγή

18

18

Η Εξέλιξη (VII)

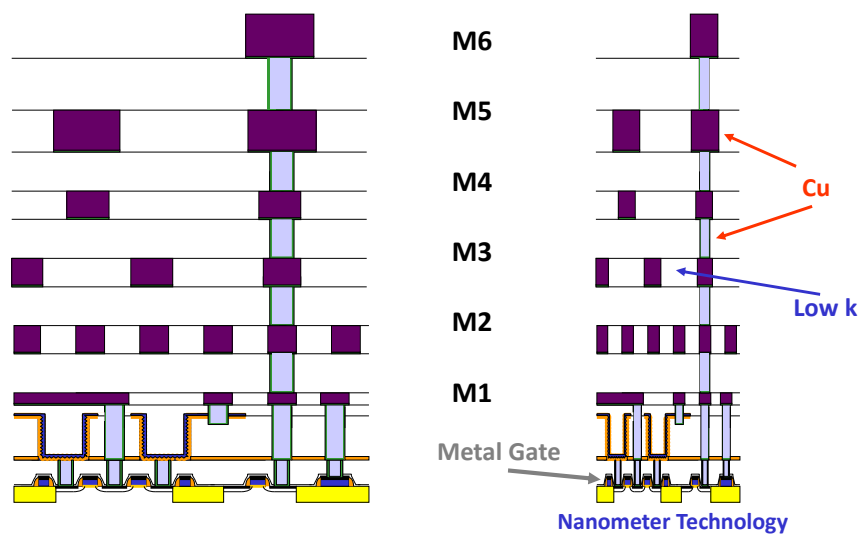


Εισαγωγή

19

19

Κλιμάκωση της Τεχνολογίας



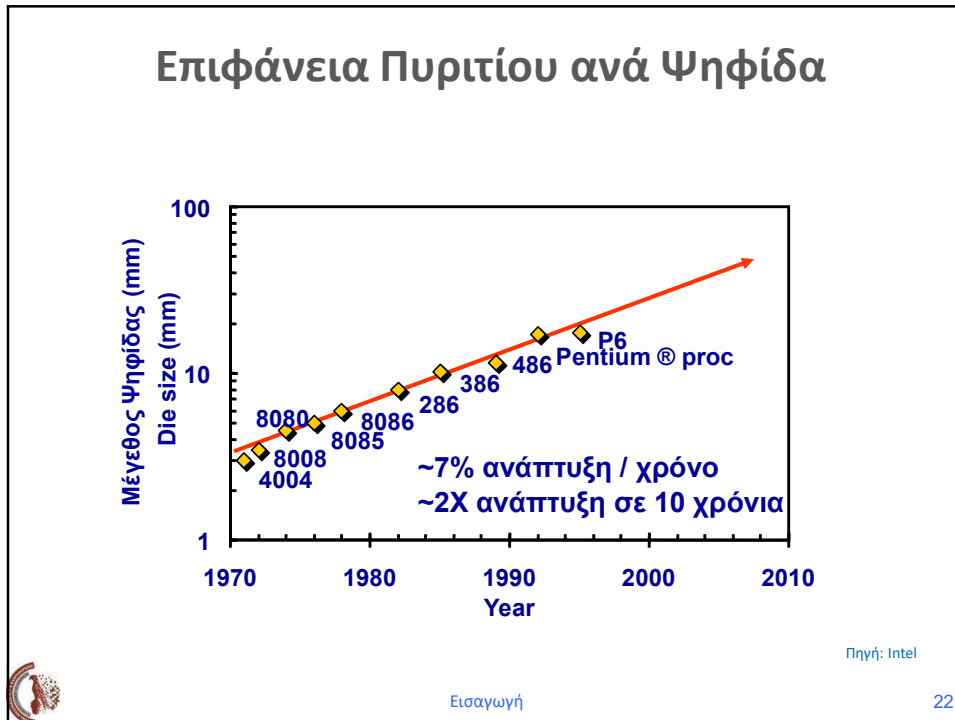
Εισαγωγή

20

20

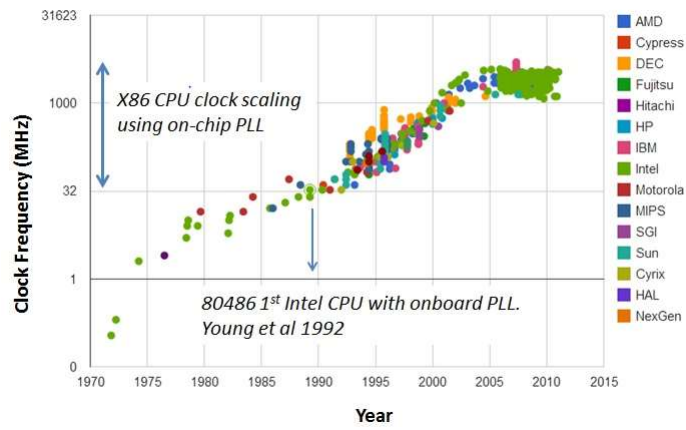


21



22

Συχνότητα

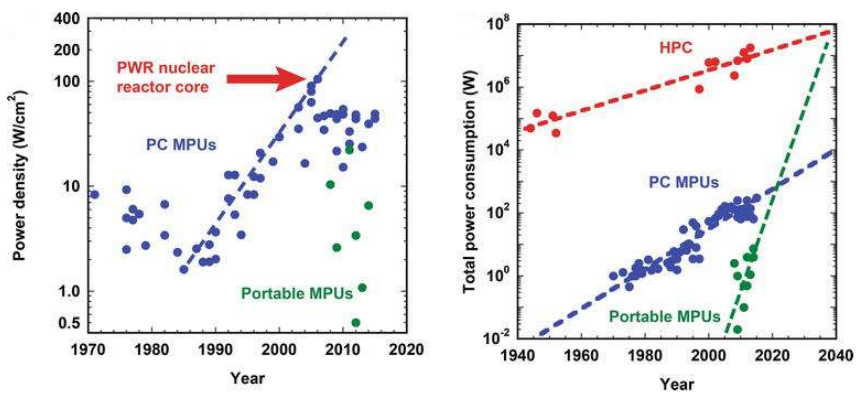


Εισαγωγή

23

23

Κατανάλωση Ισχύος & Πυκνότητα Ισχύος



Dark Silicon !

ICT - Energy Concepts for Energy Efficiency and Sustainability, Fagas, et al, 2017

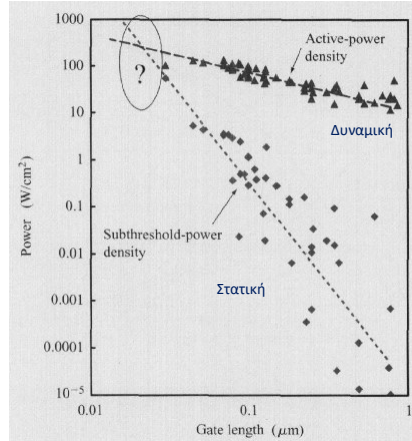
Εισαγωγή

24



24

Δυναμική & Στατική Κατανάλωση Ισχύος



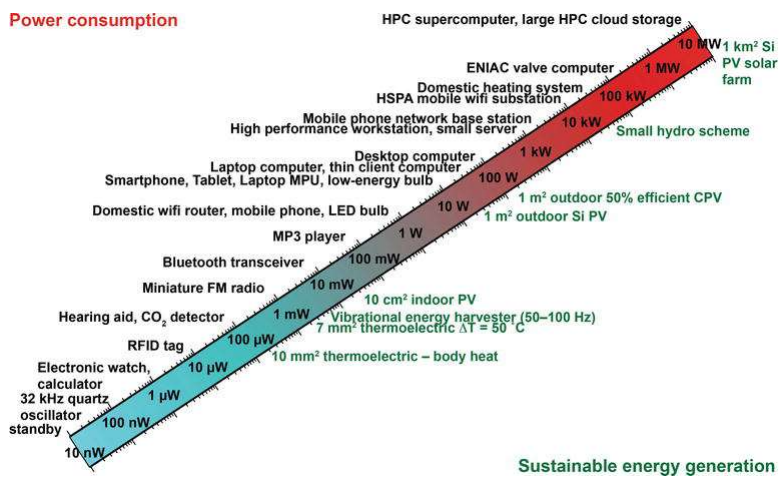
Εισαγωγή

25

25

Ενεργειακές Απαιτήσεις

Power consumption



Sustainable energy generation

ICT - Energy Concepts for Energy Efficiency and Sustainability, Fagas, et al, 2017

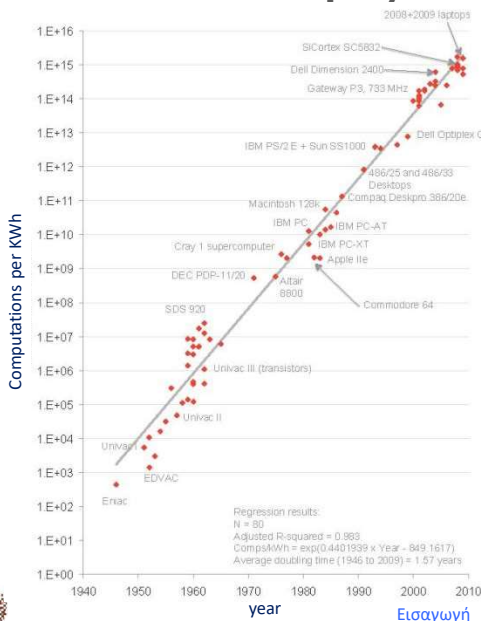


Εισαγωγή

26

26

Ο Νόμος του Κουομεϋ



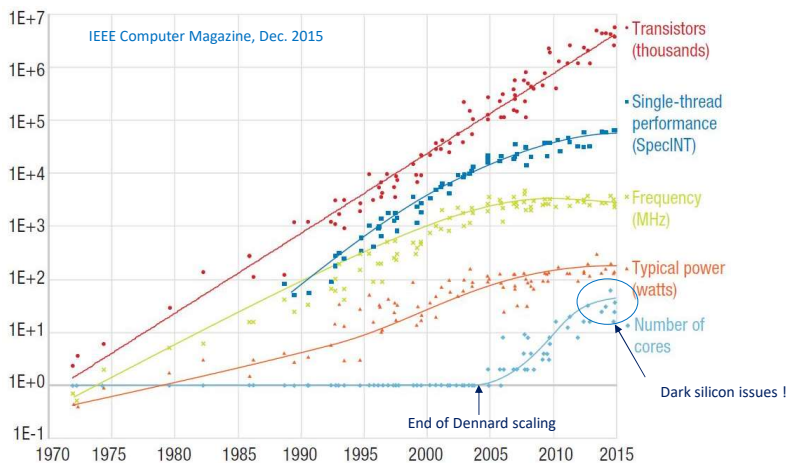
Ο αριθμός των υπολογισμών ανά μονάδα καταναλισκόμενης ενέργειας διπλασιάζεται κάθε 1,57 χρόνια!

Ισοδύναμα, οι ανάγκες σε μπαταρία για έναν συγκεκριμένο υπολογισμό μειώνονται κατά 100 φορές κάθε δεκαετία.

27

Εισαγωγή

Κλιμάκωση Τεχνολογίας και Εξέλιξη



Dennard scaling: η κατανάλωση ισχύος ανά μονάδα επιφάνειας (πυκνότητα ισχύος) παρέμεινε σταθερή με την εξέλιξη της τεχνολογίας, δηλ. είχαμε κλιμάκωση της τάσης και του ρεύματος των τρανζιστορ μαζί με τις διαστάσεις τους. Αυτό επέτρεπε τη λειτουργία των τρανζιστορ σε υψηλότερες συχνότητες με την ίδια κατανάλωση ισχύος!

28

Εισαγωγή

28

Κλιμάκωση Τεχνολογίας

- Η τεχνολογία κλιμακώνεται κατά ένα παράγοντα 0.7/γενιά
- Σε κάθε γενιά μπορούμε να ολοκληρώσουμε 2x περισσότερες λειτουργίες / chip. Το κόστος ενός chip δεν αυξάνει σημαντικά
- Το κόστος μιας λειτουργίας μειώνεται κατά 2x
- Αλλά ...
 - Πως θα σχεδιασθούν chips με περισσότερες λειτουργίες;
 - Ο πληθυσμός των σχεδιαστών δεν διπλασιάζεται κάθε δύο χρόνια ...
- Συνεπώς, χρειάζονται πιο αποδοτικές σχεδιαστικές μέθοδοι και εργαλεία!

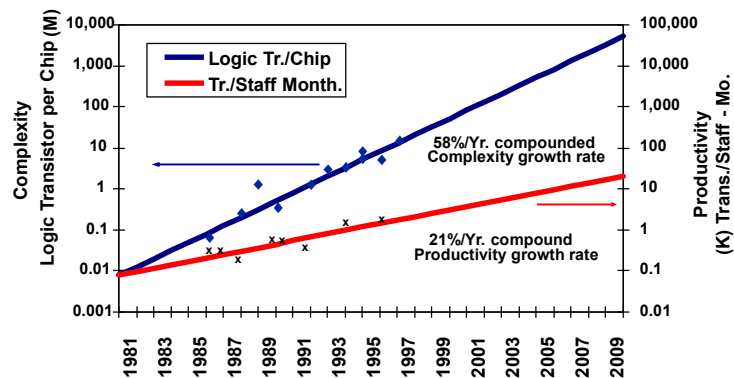


Εισαγωγή

29

29

Εξέλιξη και Παραγωγικότητα



Πηγή: Sematech



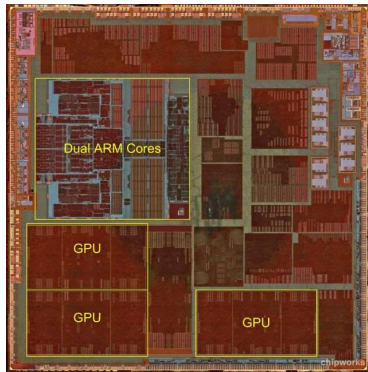
Εισαγωγή

30

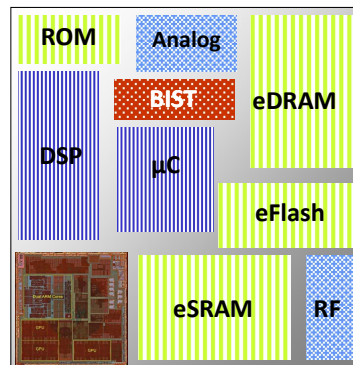
30

System-on-a-Chip (SoC)

32 nm CMOS



10 nm CMOS



Εισαγωγή

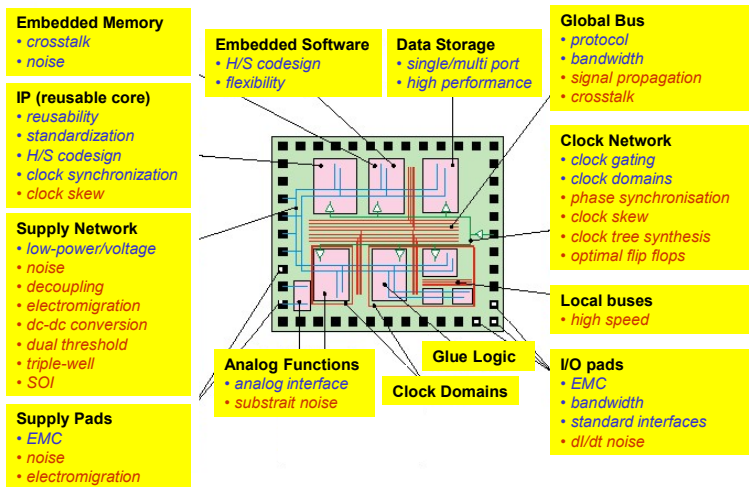
31

31

Θέματα στη Σχεδίαση SoC Εφαρμογών

System Design Aspects

Physical Design Aspects

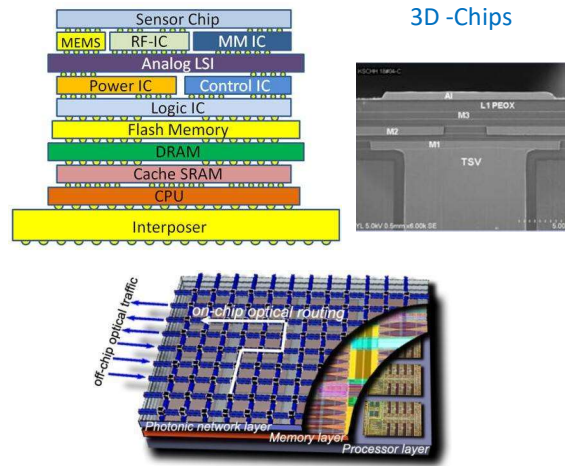


Εισαγωγή

32

32

Ολοκλήρωση Τεχνολογιών σε Chip



Ολοκλήρωση τεχνολογιών με βάση τη CMOS διαδικασία κατασκευής

Εισαγωγή

33

33

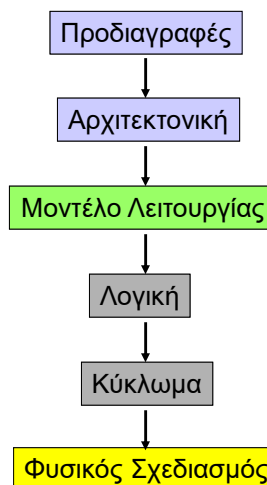
Σχεδιαστικά Επίπεδα

Επιτακτική ανάγκη για:

- Επίπεδα αφαιρετικής περιγραφής
- Ιεραρχικό σχεδιασμό
- Ανακύκλωση σχεδιασμών
- Αυτοματισμό

Αφαιρετική Περιγραφή

Συγκεκριμένη Περιγραφή

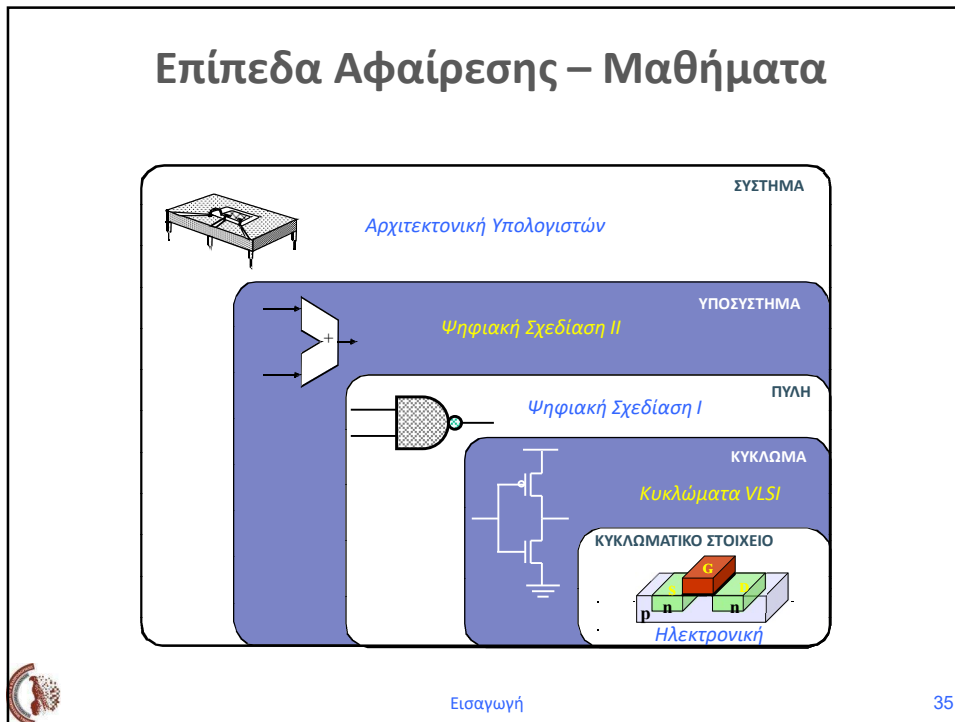


Εισαγωγή

34

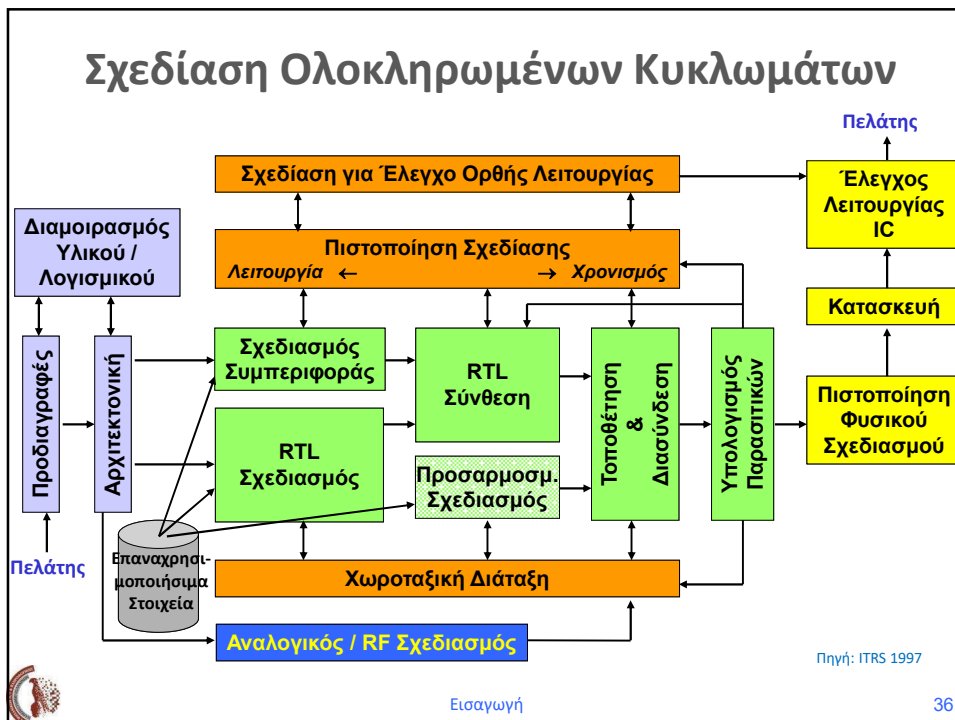
34

Επίπεδα Αφαίρεσης – Μαθήματα

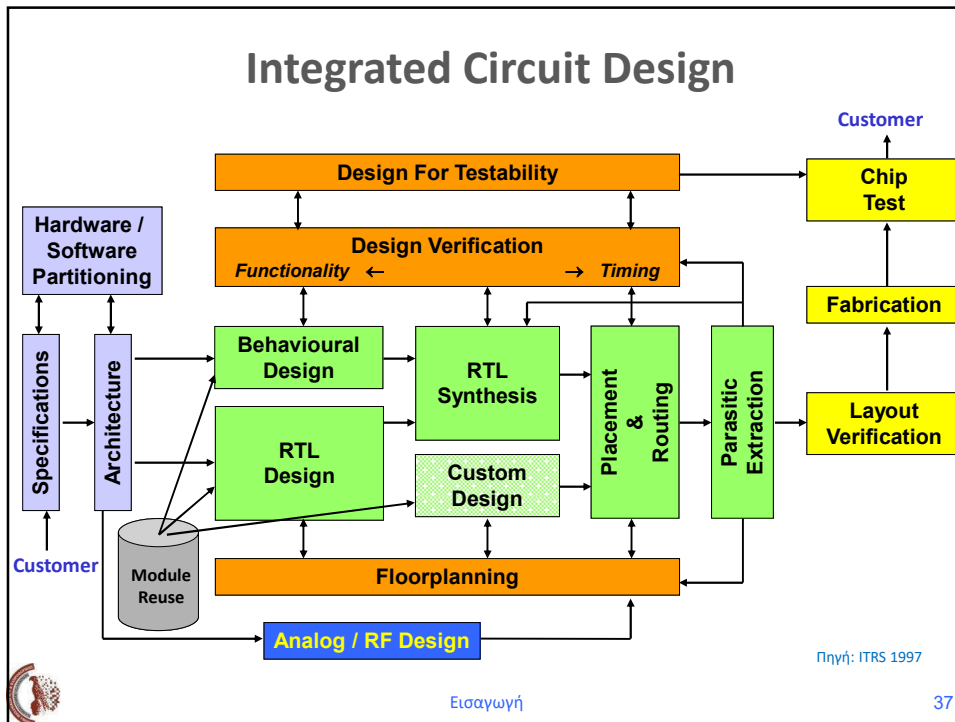


35

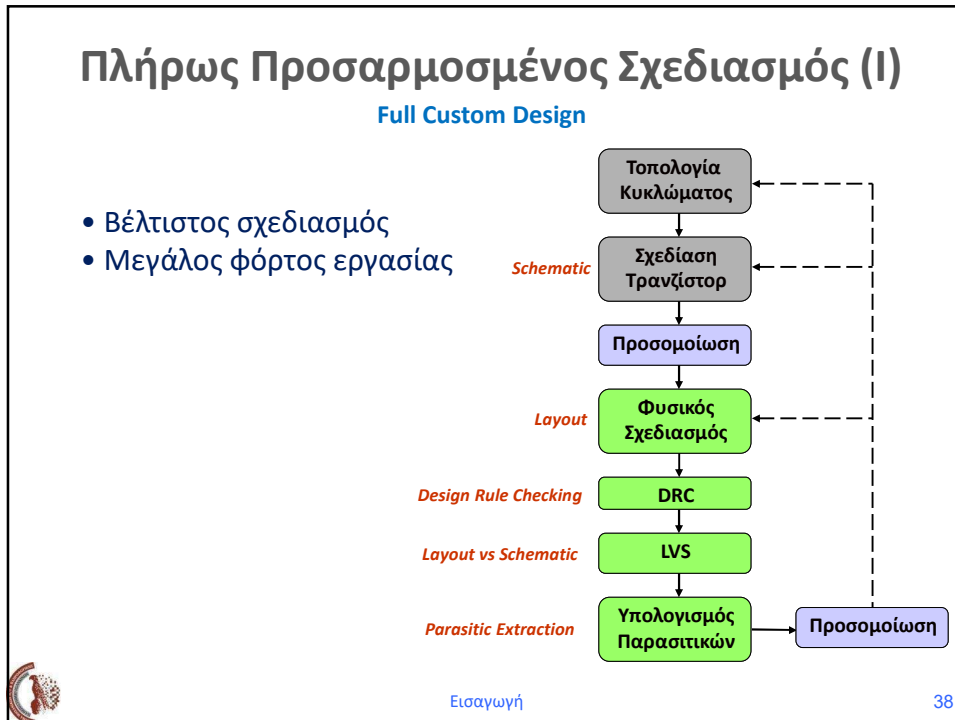
Σχεδίαση Ολοκληρωμένων Κυκλωμάτων



36



37

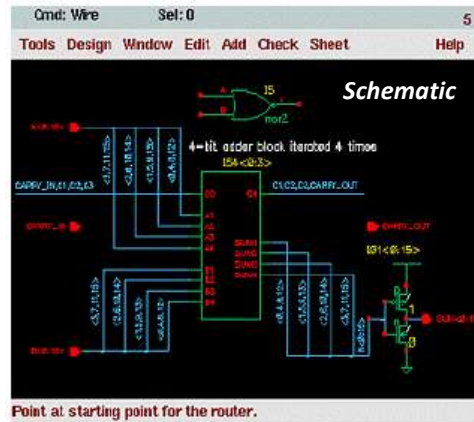


38

Πλήρως Προσαρμοσμένος Σχεδιασμός (II)

Σχηματικό / Προσομοίωση

- Κυκλωματική σχεδίαση σε επίπεδο τρανζίστορ, πυλών και υποκυκλωμάτων
- Ιεραρχική σχεδίαση (υποκυκλώματα μπορούν να αποτελούν μέρη άλλων υποκυκλωμάτων)
- Ειδικά προγράμματα παράγουν από το σχηματικό περιγραφές κατάλληλες για προσομοίωση (netlists)



Simulation

Εισαγωγή

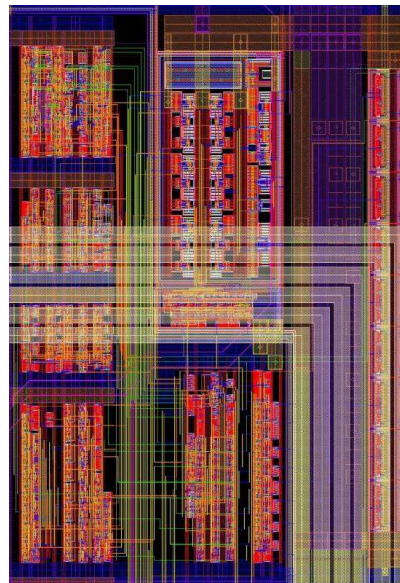
39

39

Πλήρως Προσαρμοσμένος Σχεδιασμός (III)

Φυσικός Σχεδιασμός

- Σχεδίαση και τοποθέτηση των τρανζίστορ του σχηματικού
- Ελαχιστοποίηση της απαιτούμενης επιφάνειας
- Διασύνδεση των τρανζίστορ



Layout

Εισαγωγή

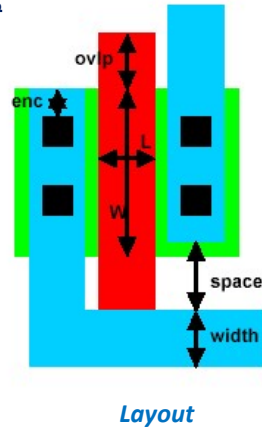
40

40

Πλήρως Προσαρμοσμένος Σχεδιασμός (IV)

Έλεγχος Εφαρμογής των Κανόνων Σχεδίασης (Design Rule Checking – DRC)

- Κάθε εργοστάσιο έχει τους δικούς του κανόνες για τις αποστάσεις μεταξύ των πολυγώνων σε ένα φυσικό σχεδιασμό
- Έλεγχος πλατών, αποστάσεων, επικάλυψης κ.τ.λ.



Εισαγωγή

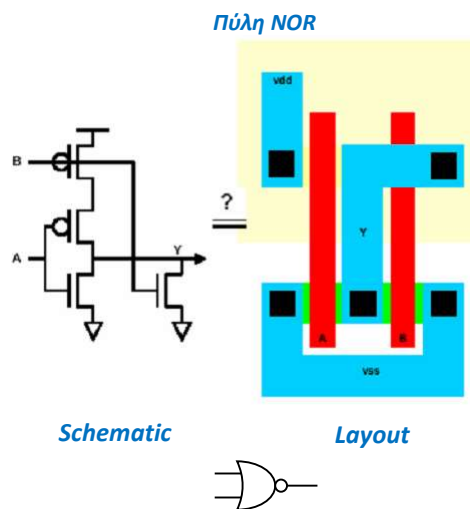
41

41

Πλήρως Προσαρμοσμένος Σχεδιασμός (V)

Σύγκριση Φυσικού Σχεδίου με το Σχηματικό (Layout vs Schematic – LVS)

- Εξαγωγή κατάλληλης περιγραφής (netlist) από το φυσικό σχέδιο
- Σύγκριση των περιγραφών του φυσικού σχεδιασμού και του σχηματικού
- Επισήμανση πιθανών διαφορών ως λάθη



Εισαγωγή

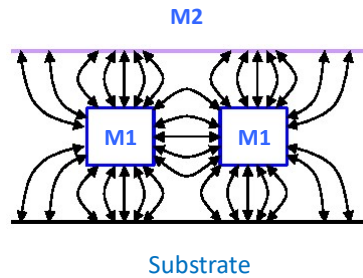
42

42

Πλήρως Προσαρμοσμένος Σχεδιασμός (VI)

Υπολογισμός Παρασιτικών

- Υπολογισμός παρασιτικών χωρητικότητων – αυτεπαγωγών ανάμεσα σε διάφορες δομές του σχεδίου
- Υπολογισμός αντιστάσεων των γραμμών διασύνδεσης
- Παραγωγή κατάλληλης περιγραφής (netlist) για προσομοίωση



Εισαγωγή

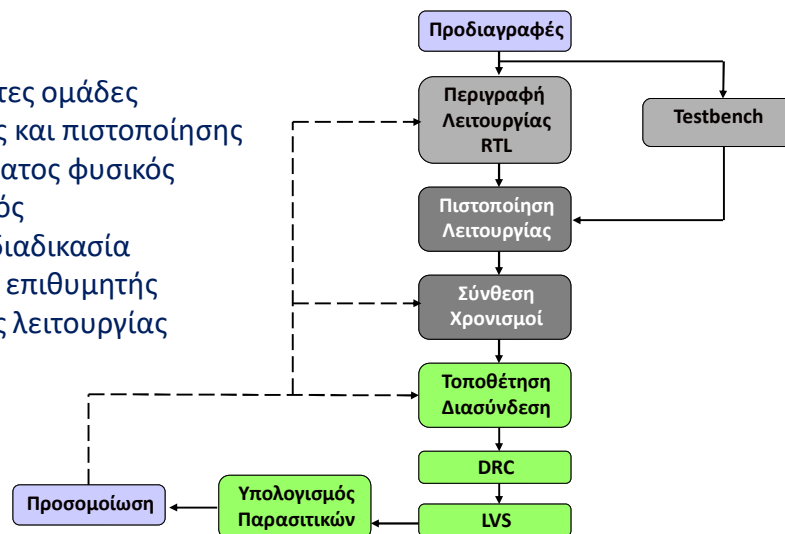
43

43

Σχεδιασμός ASIC Κυκλωμάτων (I)

Application Specific Integrated Circuit (ASIC) Design

- Ανεξάρτητες ομάδες σχεδίασης και πιστοποίησης
- Ημιαυτόματος φυσικός σχεδιασμός
- Επίπονη διαδικασία επίτευξης επιθυμητής ταχύτητας λειτουργίας



Εισαγωγή

44

44

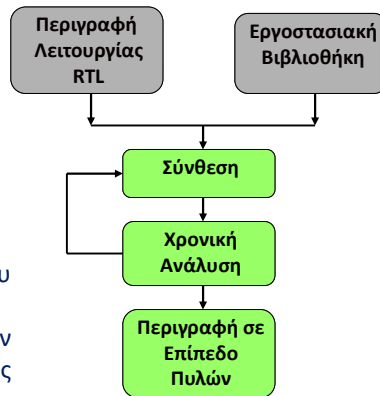
Σχεδιασμός ASIC Κυκλωμάτων (II)

RTL Περιγραφή

- Περιγραφή κυκλώματος σε επίπεδο καταχωρητών (*Register Transfer Level*)
- Χρήση γλωσσών περιγραφής κυκλωμάτων (VHDL, Verilog)

Σύνθεση

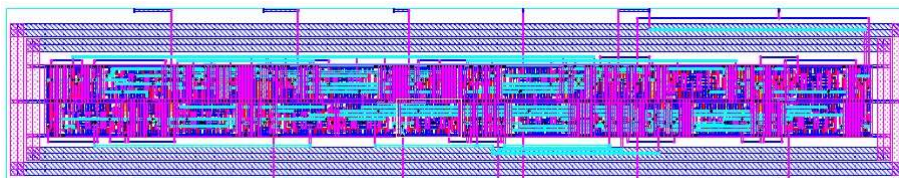
- Από τη λειτουργική περιγραφή του κυκλώματος παράγουμε το λογικό του σχέδιο
- Στόχος η ελαχιστοποίηση των καθυστερήσεων διάδοσης σήματος και της απαιτούμενης επιφάνειας πυριτίου



Σχεδιασμός ASIC Κυκλωμάτων (III)

Τοποθέτηση & Διασύνδεση

- Χρήση προσχεδιασμένων φυσικών σχεδιασμών πυλών και άλλων τυποποιημένων κυττάρων (*standard cells*).
- Τοποθέτηση (*placement*) και διάταξη των τυποποιημένων κυττάρων σε συστοιχίες με στόχο την ελαχιστοποίηση των γραμμών διασύνδεσης.
- Διασύνδεση (*routing*) των τυποποιημένων κυττάρων .

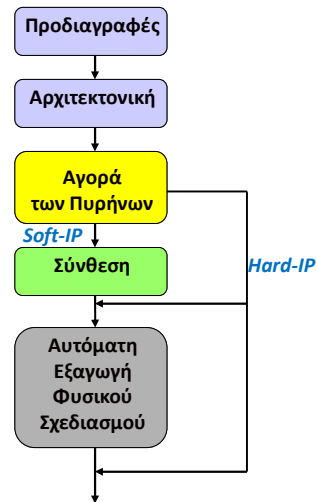


Σχεδιασμός Συστήματος σε Ολοκληρωμένο

System-on-a-Chip (SoC) Design

Αγορά πυρήνων (Intellectual Property Cores – IP-cores) από κατάλληλο προμηθευτή:

- “Soft-IP”: RTL περιγραφές
Υπολείπεται η σύνθεση, τοποθέτηση και διασύνδεση
- “Hard-IP”: Έτοιμος Φυσικός σχεδιασμός



Εισαγωγή

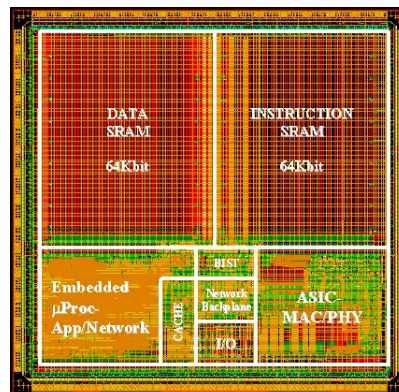
47

47

“Συναρμολόγηση” και Κατασκευή



- Χωροταξική διάταξη (floor-planning) και ολοκλήρωση των διαφόρων μονάδων που σχεδιάστηκαν σε προηγούμενα στάδια. Διασύνδεση.
- Μεταφορά του σχεδιασμού στο εργοστάσιο και κατασκευή.
- Έλεγχος ορθής λειτουργίας.

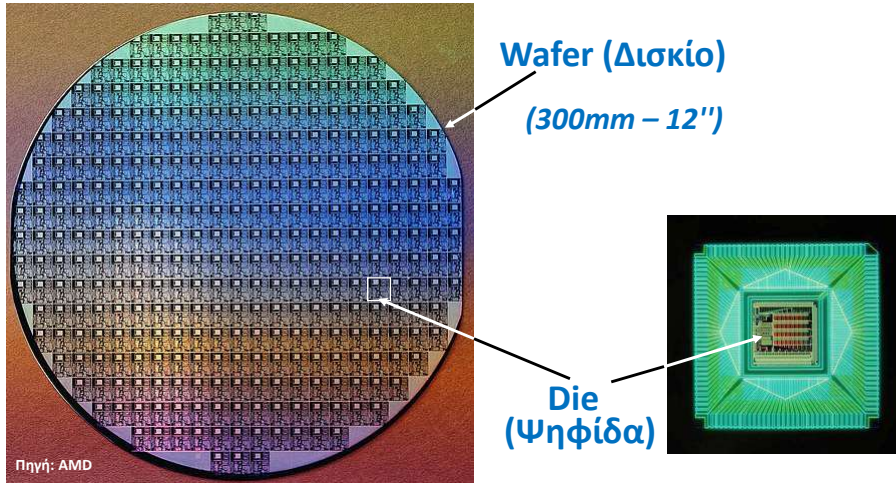


Εισαγωγή

48

48

Κατασκευή Chip

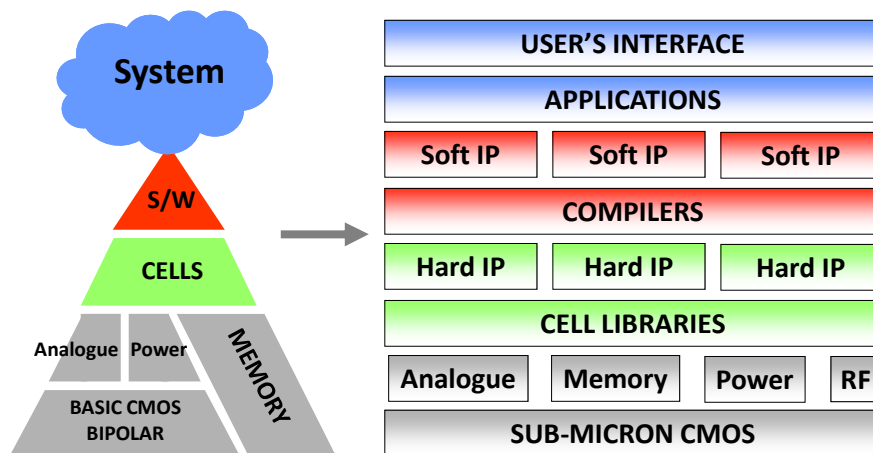


Εισαγωγή

49

49

Ανακεφαλαίωση



Εισαγωγή

50

50

Σχεδιαστικοί Παράγοντες

- Παράγοντες αξιολόγησης ενός σχεδιασμού:
 - Κόστος
 - Αξιοπιστία
 - Δυνατότητα κλιμάκωσης
 - Ταχύτητα (καθυστερήσεις, συχνότητα λειτουργίας)
 - Κατανάλωση ισχύος
 - Απαιτούμενη ενέργεια για την εκτέλεση μιας λειτουργίας
 - Επαναχρησιμότητα

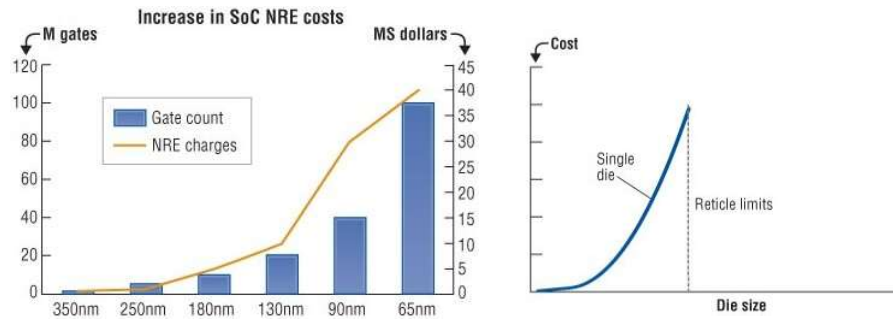


Κόστος των Ολοκληρωμένων Κυκλωμάτων

- Μη περιοδικό κόστος (NRE cost)
 - μηχανικοί και χρόνος σχεδίασης
 - κατασκευή μασκών
- Περιοδικό κόστος
 - κατασκευή, συσκευασία, έλεγχος λειτουργίας
 - ανάλογα του αριθμού των ολοκληρωμένων
 - ανάλογα της επιφάνειας πυριτίου/ψηφίδα



Κόστος των Ολοκληρωμένων Κυκλωμάτων



Πηγή: Semico Research Corp.

Οικονομικά και τεχνολογικά όρια ολοκλήρωσης

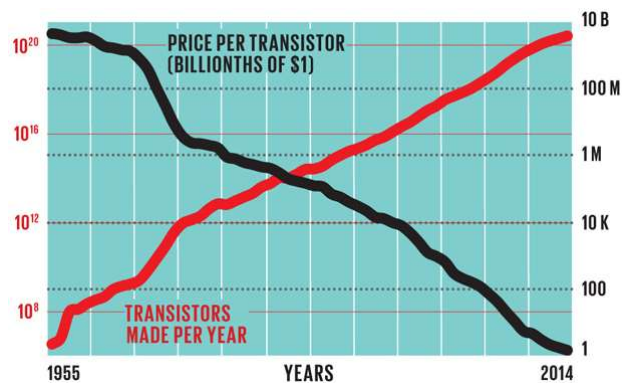


Εισαγωγή

53

53

Κόστος ανά Τρανζίστορ



Πηγή: IEEE Spectrum 04.15



Εισαγωγή

54

54