

ΠΑΝΕΠΙΣΤΗΜΙΟ ΙΩΑΝΝΙΝΩΝ
ΤΜΗΜΑ ΠΛΗΡΟΦΟΡΙΚΗΣ

Εργαστήριο Ψηφιακής Σχεδίασης



8 Εργαστηριακές Ασκήσεις

Χρ. Καβουσιανός

Επίκουρος Καθηγητής

Γενικές Οδηγίες

Για την ασφαλή και ομαλή διεξαγωγή του εργαστηρίου Ψηφιακής Σχεδίασης είναι αναγκαίο να τηρήσετε τους ακόλουθους κανόνες:

1. Πριν την διεξαγωγή της κάθε εργαστηριακής άσκησης θα πρέπει να έχετε διαβάσει και λύσει τα επιμέρους ζητήματα ώστε να απαιτείται μόνο η υλοποίησή τους κατά τον εργαστηριακό χρόνο. Έτσι δεν θα σπαταλάτε πολύτιμο χρόνο.
2. Κατά την είσοδό σας στο εργαστήριο θα πρέπει να έχετε μαζί σας την εργαστηριακή άσκηση καθώς και τις σημειώσεις που έχετε φτιάξει για να σας βοηθήσουν στην υλοποίηση των κυκλωμάτων. Κάθε εβδομάδα θα γίνεται μία συγκεκριμένη άσκηση σύμφωνα με το πρόγραμμα του εργαστηρίου.
3. Προμηθευτείτε από τον υπεύθυνο του εργαστηρίου τα απαραίτητα υλικά για την υλοποίηση της ζητούμενης άσκησης (βαλιτσάκι με εξοπλισμό). Για τα υλικά αυτά είστε ΑΠΟΚΛΕΙΣΤΙΚΑ υπεύθυνοι. Εάν διαπιστώσετε οποιαδήποτε απώλεια ή βλάβη αναφέρετε την αμέσως στους επιτηρητές.
4. Υλοποιήστε τα κυκλώματα με τον διακόπτη της τροφοδοσίας στο OFF. Όταν ολοκληρώσετε το κύκλωμα τότε μπορείτε να θέσετε την τροφοδοσία στο ON και να ελέγξετε το κύκλωμά σας.
5. Μην πειράζετε μπρίζες και πολύμπριζα. Σε κάθε πρόβλημα που αντιμετωπίζετε ζητήστε την βοήθεια του υπεύθυνου.
6. Σε κάθε σημείο της άσκησης που υπάρχει κενό πλαίσιο πρέπει να γράψετε την απάντηση της εργαστηριακής άσκησης. Όταν κάποια άσκηση ζητάει να κάνετε μετρήσεις και να καταγράψετε τα αποτελέσματα τότε θα πρέπει να ζητήσετε από τον υπεύθυνο να τα ελέγξει πάνω στο κύκλωμα που κατασκευάσατε και να υπογράψει πάνω στην αναφορά για την υλοποίησή τους. Χωρίς την υπογραφή, η άσκηση ΔΕΝ ΘΕΩΡΕΙΤΑΙ ΣΩΣΤΗ.
7. Για την διασύνδεση των ολοκληρωμένων κυκλωμάτων μπορείτε να συμβουλευτείτε τα data sheets που έχουν προστεθεί στο τέλος του εγχειριδίου.
8. Ελαχιστοποιείτε τον αριθμό των chips που χρησιμοποιείτε σε κάθε άσκηση. Για παράδειγμα εάν χρησιμοποιείτε κάποιο chip με πύλες Nand και κάποια από αυτές μένει αχρησιμοποίητη τότε αξιοποιήστε την ως αντιστροφέα βραχυκυκλώνοντας τις δύο εισόδους της (εάν σας χρειάζεται κάποιος αντιστροφέας).

9. Για την εκτέλεση των ασκήσεων μπορείτε να χρησιμοποιήσετε μόνο συγκεκριμένο αριθμό από υλικά που θα σας δοθούν. Για τον λόγο αυτό θα πρέπει να είστε ιδιαίτερα προσεκτικοί κατά την επίλυση των ασκήσεων ώστε να μην χρειαστείτε υλικά τα οποία δεν διαθέτετε, σε είδος ή πλήθος. Καταγράψτε αρχικά όλα τα ολοκληρωμένα που βρίσκονται πάνω στην πλακέτα ώστε να τα γνωρίζετε σε όλη την διάρκεια των ασκήσεων.
10. Καθαρίστε τον πάγκο από καλώδια και τοποθετήστε τα πάλι στο κουτί τους.
11. Σε κάθε εργαστηριακή άσκηση θα γίνεται υποχρεωτικά μόνο η άσκηση που προβλέπει το πρόγραμμα του εργαστηρίου. Εξαίρεση αποτελεί η τελευταία εργαστηριακή εβδομάδα στην οποία μπορείτε να κάνετε όποια εργαστηριακή άσκηση δεν εκτελέσατε λόγω απουσίας σας (με την ομάδα σας ή και μόνος/μόνη σας). Σε κάθε άσκηση μπορείτε να χρησιμοποιείτε μόνο τα υλικά που αναφέρονται στην λίστα υλικών στην αρχή της.
12. Έχετε δικαίωμα μίας μόνο δικαιολογημένης απουσίας από εργαστηριακή άσκηση (σε συνεννόηση με τον διδάσκοντα). Σε κάθε άλλη περίπτωση υποχρεούστε να επαναλάβετε το εργαστήριο την επόμενη ακαδημαϊκή χρονιά, και δεν έχετε δικαίωμα συμμετοχής στις εξετάσεις Ιουνίου και Σεπτεμβρίου.

Καλή επιτυχία & Καλή διασκέδαση

1^η Εργαστηριακή Άσκηση

Αντικείμενο Άσκησης: Άθροισμα-Διαφορά δυαδικών ακεραίων

Προτεινόμενα Υλικά: 7408 (x1), 7432 (x1), 7486 (x1), 7404 (x1), 7400 (x2), 7420 (x1)

Σχεδίαση Αθροιστή

Σχεδιάστε ένα συνδυαστικό κύκλωμα που θα υπολογίζει το άθροισμα $A+B$ δύο μη-προσημασμένων δυαδικών αριθμών A_1A_0 , B_1B_0 των 2 δυαδικών ψηφίων ο κάθε ένας. Απλοποιήστε το κύκλωμα χρησιμοποιώντας χάρτες karnaugh και άλγεβρα Boole. Σχεδιάστε το λογικό διάγραμμα με όσο το δυνατόν λιγότερες πύλες και υλοποιήστε το. Επιβεβαιώστε την σωστή λειτουργία του.

Υπογραφή Υπεύθυνου:

Αφαιρέτης

Σχεδιάστε δύο πλήρεις αθροιστές χρησιμοποιώντας πύλες NAND για τα κρατούμενα και πύλες ExOR για τα αθροίσματα. Υλοποιήστε ένα κύκλωμα που θα υπολογίζει την διαφορά $A-B$ δύο προσημασμένων δυαδικών αριθμών A_1A_0 , B_1B_0 των 2 δυαδικών ψηφίων. Θεωρήστε ότι οι αριθμοί A , B βρίσκονται σε παράσταση συμπληρώματος ως προς 2.

Υπογραφή Υπεύθυνου:	

2^η Εργαστηριακή Άσκηση

Αντικείμενο Άσκησης: Σχεδίαση πολλαπλασιαστή-συγκριτή μη προσημασμένων ακεραίων.

Προτεινόμενα Υλικά: 7486 (x1), 7408 (x1), 7400 (x1), 7432 (x1)

Σχεδίαση Πολλαπλασιαστή

Θεωρήστε δύο μη-προσημασμένους δυαδικούς αριθμούς A_1A_0 και B_1B_0 . Σχεδιάστε έναν πολλαπλασιαστή που θα εκτελεί την πράξη $A \times B$. Σχεδιάστε δύο ημιαθροιστές και χρησιμοποιήστε τους μαζί με όσες πύλες χρειάζεστε για την υλοποίηση του κυκλώματος. Επιβεβαιώστε την λειτουργία του πειραματικά.

Υπογραφή Υπεύθυνου:	

Σχεδίαση Συγκριτή Μεγέθους

Θεωρήστε δύο μη-προσημασμένους δυαδικούς αριθμούς A_1A_0 και B_1B_0 . Σχεδιάστε έναν συγκριτή μεγέθους ο οποίος δίνει τρεις εξόδους:

$G = 1$ όταν $A > B$ αλλιώς $G = 0$

$E = 1$ όταν $A = B$ αλλιώς $E = 0$

$L = 1$ όταν $A < B$ αλλιώς $L = 0$

Επιβεβαιώστε την λειτουργία του πειραματικά.

Υπογραφή Υπεύθυνου:	

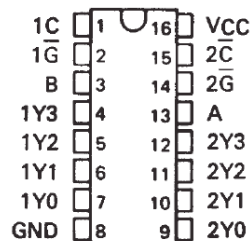
3^η Εργαστηριακή Άσκηση

Αντικείμενο Άσκησης: Σχεδίαση συνδυαστικών κυκλωμάτων με αποκωδικοποιητές.

Προτεινόμενα Υλικά: 7410 (x1), 7420 (x1), 74155 (x1)

Μέρος 1^ο: Κατανόηση ολοκληρωμένου κυκλώματος αποκωδικοποιητή

Το ολοκληρωμένο κύκλωμα του αποκωδικοποιητή που έχετε στην διάθεση σας είναι το 74155 και φαίνεται στο ακόλουθο σχήμα



Ο αποκωδικοποιητής αυτός έχει διπλό τρόπο λειτουργίας: μπορεί να λειτουργήσει ως διπλός αποκωδικοποιητής 2 σε 4 ή ως μονός αποκωδικοποιητής 3 σε 8. Η διαφοροποίηση γίνεται με τις εισόδους ελέγχου 1G' και 2G'. Συγκεκριμένα, όταν οι είσοδοι 1G', 1C τεθούν στην τιμή 0 και 1 αντίστοιχα ενεργοποιούν τον πρώτο αποκωδικοποιητή 2 σε 4 με εισόδους διευθύνσεων B (2^1), A (2^0) και εξόδους $D_0=1Y_0$ $D_1=1Y_1$ $D_2=1Y_2$ $D_3=1Y_3$. Με τον ίδιο τρόπο οι είσοδοι 2G', 2C όταν τεθούν στην τιμή 0 και οι δύο ενεργοποιούν τον δεύτερο αποκωδικοποιητή 2 σε 4 με εισόδους διευθύνσεων B (2^1), A (2^0) και εξόδους $D_0=2Y_0$ $D_1=2Y_1$ $D_2=2Y_2$ $D_3=2Y_3$. Οι λειτουργίες αυτές φαίνονται στους παρακάτω πίνακες

FUNCTION TABLES
2-LINE-TO-4-LINE DECODER
OR 1-LINE-TO-4-LINE DEMULTIPLEXER

INPUTS				OUTPUTS			
SELECT		STROBE	DATA	1Y0	1Y1	1Y2	1Y3
B	A	1G	1C				
X	X	H	X	H	H	H	H
L	L	L	H	L	H	H	H
L	H	L	H	H	L	H	H
H	L	L	H	H	H	L	H
H	H	L	H	H	H	H	L
X	X	X	L	H	H	H	H

INPUTS				OUTPUTS			
SELECT		STROBE	DATA	2Y0	2Y1	2Y2	2Y3
B	A	2G	2C				
X	X	H	X	H	H	H	H
L	L	L	L	L	H	H	H
L	H	L	L	H	L	H	H
H	L	L	L	H	H	L	H
H	H	L	L	H	H	H	L
X	X	X	H	H	H	H	H

Προσέξτε ότι οι επιλεγμένες έξοδοι έχουν την τιμή 0 και όλες οι υπόλοιπες την τιμή 1 (δηλ. παράγονται οι αντίστοιχοι μεγιστόροι). Όταν οι 1G' και 2G' τεθούν ταυτόχρονα στο 0 και οι είσοδοι 1C, 2C βραχυκυκλωθούν σε μία είσοδο C τότε ενεργοποιούν τον αποκωδικοποιητή 3 σε 8 με εισόδους διευθύνσεων C (2^2), B (2^1), A (2^0) και εξόδους $D_0=2Y_0$ $D_1=2Y_1$ $D_2=2Y_2$ $D_3=2Y_3$ $D_4=1Y_0$ $D_5=1Y_1$ $D_6=1Y_2$ $D_7=1Y_3$. Η λειτουργία αυτή φαίνεται στον ακόλουθο πίνακα (προσέξτε ότι οι είσοδοι 1G' και 2G' είναι βραχυκυκλωμένες σε μία είσοδο G').

INPUTS				OUTPUTS							
SELECT			STROBE OR DATA	(0)	(1)	(2)	(3)	(4)	(5)	(6)	(7)
C†	B	A	G†	2Y0	2Y1	2Y2	2Y3	1Y0	1Y1	1Y2	1Y3
X	X	X	H	H	H	H	H	H	H	H	H
L	L	L	L	L	H	H	H	H	H	H	H
L	L	H	L	H	L	H	H	H	H	H	H
L	H	L	L	H	H	L	H	H	H	H	H
L	H	H	L	H	H	H	L	H	H	H	H
H	L	L	L	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	L	H	H
H	H	L	L	H	H	H	H	H	H	L	H
H	H	H	L	H	H	H	H	H	H	H	L

Υλοποιήστε και τις δύο διαμορφώσεις του ολοκληρωμένου και δείξτε την λειτουργία τους.

Διαμόρφωση 2 σε 4

Υπογραφή Υπεύθυνου:

Διαμόρφωση 3 σε 8

Υπογραφή Υπεύθυνου:

Μέρος 2^ο: Υλοποίηση με αποκωδικοποιητή

Υλοποιήστε τις παρακάτω συναρτήσεις με τον αποκωδικοποιητή 74155 και πύλες nand τριών ή τεσσάρων εισόδων. Θυμηθείτε ότι οι έξοδοι του αποκωδικοποιητή είναι συμπληρωματικές.

$$F_1 = xz + x'y'z', F_2 = x'y + xy'z'$$

Υπογραφή Υπεύθυνου:

4^η Εργαστηριακή Άσκηση

Αντικείμενο Άσκησης: Σχεδίαση συνδυαστικών κυκλωμάτων με πολυπλέκτες.
Προτεινόμενα Υλικά:: 7404 (x1), 74151 (x1)

Μέρος 1^ο: Κατανόηση πολυπλεκτών

Διαβάστε προσεκτικά τα Data Sheets προκειμένου να κατανοήσετε τον τρόπο χρήσης του ολοκληρωμένου 74151 (διαβάστε προσεκτικά τους πίνακες λειτουργίας του). Παρατηρήστε ότι οι εισοδοί $D_0...D_7$ αποτελούν τις εισόδους δεδομένων και οι εισοδοί CBA αποτελούν την διεύθυνση επιλογής μίας γραμμής δεδομένων (η τιμή C είναι η πιο σημαντική τιμή της διεύθυνσης και η τιμή A η λιγότερο σημαντική). Έτσι για παράδειγμα αν θέσετε τις τιμές $CBA = 110$ επιλέγεται η είσοδος D_6 . Η είσοδος G αποτελεί είσοδο επίτρεψης η οποία ενεργοποιείται στην λογική τιμή 0. Η κανονική έξοδος του πολυπλέκτη είναι η έξοδος Y ενώ η W είναι συμπληρωματική. Επιβεβαιώστε την λειτουργία του πολυπλέκτη συνδέοντας τις εισόδους του στους διακόπτες της πλακέτας και την έξοδο σε ένα Led. Δώστε τιμές 0 και 1 στην επιλεγμένη (κάθε φορά) είσοδο δεδομένων και επιβεβαιώστε ότι αλλάζει αντίστοιχα και η έξοδος.

Μέρος 2^ο: Χρήση πολυπλεκτών για σχεδίαση κυκλωμάτων

Μία μικρή εταιρία έχει 10 μετοχές και κάθε μία μετοχή δίνει μία ψήφο σε αυτόν που την έχει. Τις 10 μετοχές έχουν 4 άτομα ως εξής: $w=1$ $x=2$ $y=3$ $z=4$. Κάθε ένας ψηφίζει με έναν διακόπτη που στην θέση ON δίνει ΝΑΙ και στην θέση OFF δίνει ΟΧΙ. Για να ψηφιστεί μία πρόταση απαιτεί την πλειοψηφία (≥ 5). Σχεδιάστε ένα κύκλωμα που θα αποφαινεται για την ύπαρξη πλειοψηφίας. Χρησιμοποιήστε ένα πολυπλέκτη 8 σε 1 (74151).

Υπογραφή Υπεύθυνου:	

5^η Εργαστηριακή Άσκηση

Αντικείμενο Άσκησης: Flip Flops, βασική κατασκευή και χρήση στοιχείων μνήμης.

Προτεινόμενα Υλικά: 7400 (2), 7420 (1).

Μέρος 1^ο: Βασικά Flip Flops

Σχεδιάστε ένα προς ένα διαδοχικά χρησιμοποιώντας πύλες Nand τα ακόλουθα flip flops (υλοποιήστε και επαληθεύστε τους αντίστοιχους πίνακες αλήθειας):

- Μανταλωτής SR
- Flip flops τύπου RS με ρολόι.
- Flip flops τύπου D με ρολόι.

Υπογραφή Υπεύθυνου:	

Κατασκευάστε ένα flip flop τύπου JK αφέντη-σκλάβου με ρολόι χρησιμοποιώντας ένα chip 7420 και δύο 7400. Συνδέστε τις εισόδους JK στο λογικό 1 και την είσοδο ρολογιού στον διακόπτη ρολογιού. Συνδέστε την κανονική έξοδο του αφέντη σε μια ενδεικτική λυχνία και την έξοδο του σκλάβου σε μία άλλη. Δώστε ένα παλμό και παρατηρήστε ότι ο αφέντης αλλάζει όταν ο παλμός ανεβαίνει στο 1 και ο σκλάβος ακολουθεί αυτήν την αλλαγή όταν ο παλμός πάει στο 0.

Υπογραφή Υπεύθυνου:	

Κατασκευάστε ένα ακμοπυροδότητο flip flop τύπου D (θετικής ακμής) χρησιμοποιώντας πύλες Nand. Ανατροφοδοτήστε την έξοδο Q' στην είσοδο D. Αποδείξτε με χρήση λυχνίας ότι η έξοδος αλλάζει στην θετική ακμή του ρολογιού.

Υπογραφή Υπεύθυνου:	

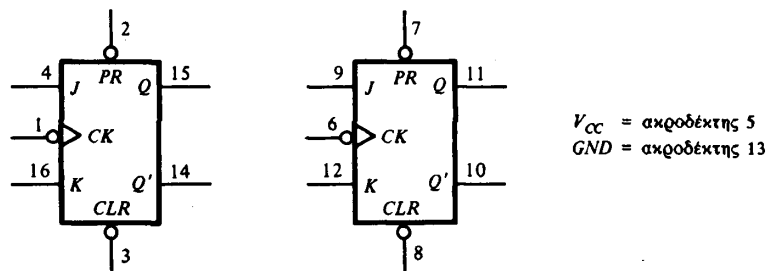
6^η Εργαστηριακή Άσκηση

Αντικείμενο Άσκησης: Flip Flops, ακολουθιακά κυκλώματα.

Προτεινόμενα Υλικά: 7476 (1), 7474 (1).

Μέρος 1^ο: Flip Flops σε chips

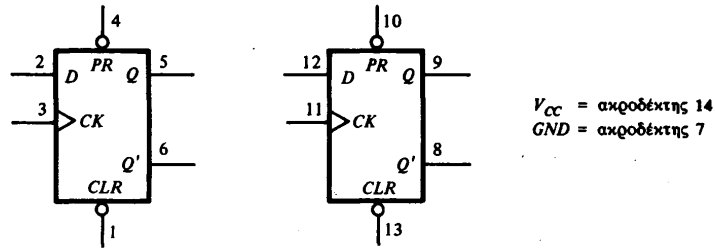
Το 7476 περιέχει δύο ffs τύπου JK αφέντη-σκλάβου με εισόδους clear και preset όπως φαίνεται στο ακόλουθο σχήμα.



Πίνακας Λειτουργίας

Είσοδοι					Έξοδοι	
Preset	Clear	Ρολοί	J	K	Q	Q'
0	1	X	X	X	1	0
1	0	X	X	X	0	1
0	0	X	X	X	1	1
1	1		0	0	Αμετάβλητες	
1	1		0	1	0	1
1	1		1	0	1	0
1	1		1	1	Αντιστροφή	

Αποδείξτε την λειτουργία ενός από τα δύο ffs του 7476 με βάση τον πίνακα λειτουργίας, χρησιμοποιώντας διακόπτες και λυχνίες.



Πίνακας Λειτουργίας

Είσοδοι				Έξοδοι	
Preset	Clear	Ρολοί	D	Q	Q'
0	1	X	X	1	0
1	0	X	X	0	1
0	0	X	X	1	1
1	1	↑	0	0	1
1	1	↑	1	1	0
1	1	0	X	Αμετάβλητες	

Κάντε το ίδιο με το 7474 το οποίο περιέχει δύο ακμοπυροδότητα ffs τύπου D θετικής ακμής με είσοδο preset και clear.

Υπογραφή Υπεύθυνου:	
---------------------	--

Μέρος 2^ο: Σχεδίαση ακολουθιακών κυκλωμάτων

Σχεδιάστε έναν σύγχρονο μετρητή δύο δυαδικών ψηφίων A_1A_0 ο οποίος θα έχει την δυνατότητα μέτρησης προς τα πάνω/κάτω ανάλογα με την τιμή μίας εισόδου $E=0/E=1$ αντίστοιχα. Αρχικοποιήστε τον μετρητή στην τιμή 00 χρησιμοποιώντας την είσοδο ασύγχρονης μηδένισης CLR. Χρησιμοποιήστε Flip Flop JK και συνδυαστικές πύλες.

Υπογραφή Υπεύθυνου:	

7^η Εργαστηριακή Άσκηση

Αντικείμενο Άσκησης: Μελέτη μετρητών ριπής ή σύγχρονων.
--

Προτεινόμενα Υλικά: 7476 (2), 7408 (1), 74161 (1)
--

Μέρος 1^ο: Μετρητές Ριπής

Φτιάξτε ένα δυαδικό μετρητή ριπής 4bit χρησιμοποιώντας δύο chip 7476. Συνδέστε όλες τις ασύγχρονες εισόδους Preset και Clear στο 1. Δώστε παλμό από ένα κουμπί για να ελέγξετε αν λειτουργεί σωστά. Αλλάξτε τον μετρητή για να μετράει προς τα κάτω αντί προς τα πάνω και επαναλάβετε τον έλεγχο.

Υπογραφή Υπεύθυνου:	
---------------------	--

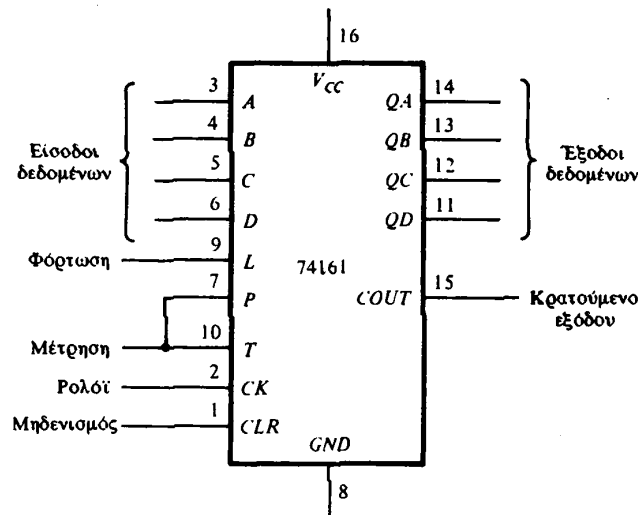
Μέρος 2^ο: Σύγχρονος Μετρητής

Σχεδιάστε ένα τετράμπιτο δυαδικό σύγχρονο μετρητή που μετράει προς τα πάνω με δύο chips 7476 και ένα 7408 και ελέγξτε την λειτουργία του.

Υπογραφή Υπεύθυνου:	
---------------------	--

Μέρος 3^ο: Δυαδικός Μετρητής με παράλληλη φόρτωση

Το chip 74161 είναι ένας σύγχρονος δυαδικός μετρητής 4bits με παράλληλη φόρτωση και ασύγχρονο μηδενισμό. Η θέση των ακροδεκτών του και ο Πίνακας λειτουργίας του φαίνονται στο επόμενο σχήμα.



Πίνακας Λειτουργίας

Clear	Ρολοί	Φόρτωση	Μέτρηση	Λειτουργία
0	X	X	X	Μηδενισμός Εξόδων
1	↑	0	X	Φόρτωση δεδομένων εισόδου
1	↑	1	1	Μέτρηση: επόμενη δυαδική τιμή
1	↑	1	0	Εξοδοι αμετάβλητες

Τα κύρια χαρακτηριστικά του chip είναι τα ακόλουθα:

1. Όταν ενεργοποιείται η είσοδος φόρτωσης οι τιμές των 4 εισόδων δεδομένων μεταφέρονται στα 4 εσωτερικά ffs $Q_A \dots Q_D$.
2. Και οι δύο εισοδοι P, T πρέπει να είναι στο 1 για να μετράει ο μετρητής (είσοδος επίτρεψης).
3. Για την φόρτωση πρέπει η είσοδος μηδενισμού να είναι στο 1 ενώ η τιμή των δύο εισόδων μέτρησης είναι αδιάφορη.
4. Τα εσωτερικά flip flops του μετρητή είναι ακμοπυροδοτήτα.
5. Το κύκλωμα λειτουργεί ως μετρητής όταν η είσοδος φόρτωσης και οι εισοδοι μέτρησης P, T είναι όλες στο 1.

Επαληθεύστε πειραματικά ότι το κύκλωμα δουλεύει σύμφωνα με τον Πίνακα λειτουργίας. Χρησιμοποιήστε μία πύλη OXI-KAI δύο εισόδων για να μετατρέψετε το

κύκλωμα σε σύγχρονο μετρητή BCD, χωρίς να χρησιμοποιήσετε την είσοδο μηδενισμού.

Υπογραφή Υπεύθυνου:	

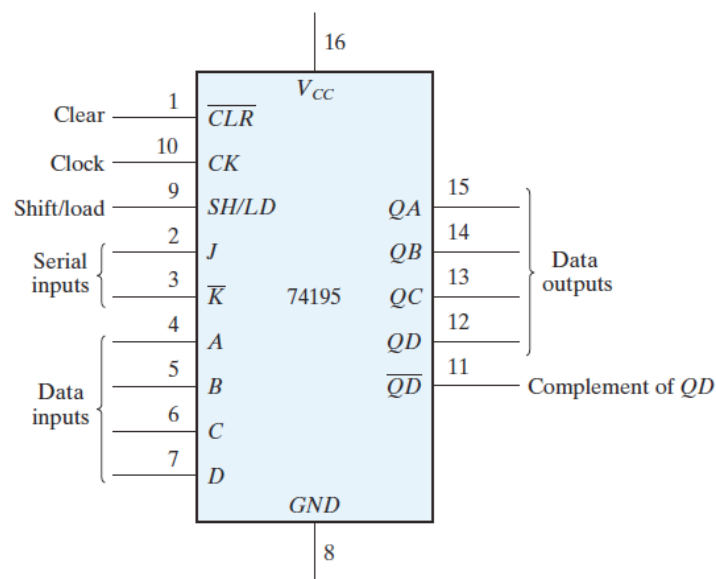
8^η Εργαστηριακή Άσκηση

Αντικείμενο Άσκησης: Καταχωρητές Ολίσθησης με παράλληλη φόρτωση.

Προτεινόμενα Υλικά: 74195 (1), 74157 (1), 7402 (1)

Μέρος 1^ο: Ολοκληρωμένος Καταχωρητής Ολίσθησης

Το chip 74195 είναι ένας 4bit μονόδρομος καταχωρητής ολίσθησης με παράλληλη φόρτωση και ασύγχρονο μηδενισμό. Το παρακάτω σχήμα δείχνει τους ακροδέκτες του chip καθώς και τον πίνακα λειτουργίας του.



Function table

Clear	Shift/ load	Clock	J	\bar{K}	Serial input	Function
0	X	X	X	X	X	Asynchronous clear
1	X	0	X	X	X	No change in output
1	0	↑	X	X	X	Load input data
1	1	↑	0	0	0	Shift from QA toward QD, QA = 0
1	1	↑	1	1	1	Shift from QA toward QD, QA = 1

Επιβεβαιώστε πειραματικά την λειτουργία του

Υπογραφή Υπεύθυνου:	

Μέρος 2^ο: Μετρητής δακτυλίου

Ο μετρητής δακτυλίου είναι ένας καταχωρητής ολίσθησης όπου το σήμα από την σειριακή έξοδο Q_D ξαναμπαίνει στην σειριακή είσοδο. Συνδέστε τα J και \bar{K} μεταξύ τους για να σχηματίσετε την σειριακή είσοδο. Φορτώστε την αρχική τιμή 1000. Δώστε διαδοχικά παλμούς για να αρχίσει να κυκλοφορεί ο δυαδικός άσσος και ελέγξτε τον καταχωρητή μετά από κάθε παλμό ρολογιού. Ο μετρητής δακτυλίου με αντιστροφή ουράς χρησιμοποιεί το συμπλήρωμα της σειριακής εξόδου Q_D για να τροφοδοτήσει την σειριακή είσοδο. Αν ο μετρητής αυτός αρχικοποιηθεί στο 0, από ποια ακολουθία καταστάσεων θα περάσει; Επαληθεύστε την ακολουθία πειραματικά.

Υπογραφή Υπεύθυνου:	

Μέρος 3^ο: Αμφίδρομος Καταχωρητής Ολίσθησης

Ο 74195 με χρήση της παράλληλης φόρτωσης μπορεί να πετύχει ολίσθηση και προς τα αριστερά ($D \rightarrow C \rightarrow B \rightarrow A$). Η είσοδος D τότε αποτελεί την σειριακή είσοδο για την αριστερή ολίσθηση.

Συνδέστε το 74195 σαν αμφίδρομο καταχωρητή ολίσθησης. Τροφοδοτείστε την σειριακή είσοδο της δεξιάς ολίσθησης από έναν διακόπτη. Συνδέστε την αριστερή ολίσθηση σαν μετρητή δακτυλίου ($Q_A \rightarrow D$). Μηδενίστε τον καταχωρητή και μετά ελέγξτε την λειτουργία του ολισθαίνοντας μία μόνο μονάδα από τον διακόπτη που τροφοδοτεί την σειριακή είσοδο. Ολισθήστε δεξιά τρεις ακόμη φορές και τροφοδοτείστε με 0 από τον διακόπτη σειριακής εισόδου. Μετά ολισθήστε αριστερά. Μία και μόνο μονάδα πρέπει να μείνει μόνο ενεργή καθ'όλη την διάρκεια.

Υπογραφή Υπεύθυνου:	

Παράρτημα Α

Data Sheets Ολοκληρωμένων Κυκλωμάτων

